

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-253140

(43)Date of publication of application : 09.09.1994

(51)Int.Cl.

H04N 1/40

G06F 15/66

G06F 15/66

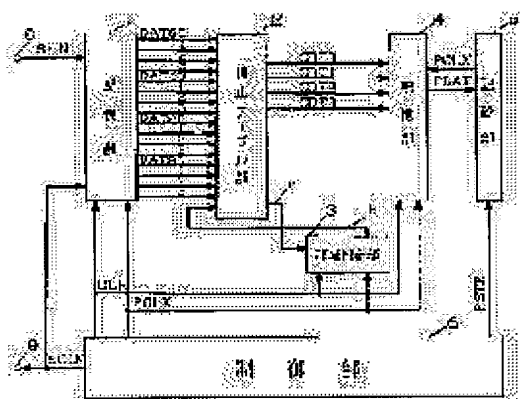
G06F 15/68

G09G 5/40

(21)Application number : 05-033076

(71)Applicant : MATSUSHITA GRAPHIC COMMUN SYST INC

(22)Date of filing : 23.02.1993

(72)Inventor : KAMATA MASANORI  
NAGAI AKIHIRO**(54) PICTURE DISCRIMINATION DEVICE, ISOLATING POINT ELIMINATION DEVICE AND PICTURE REDUCTION DEVICE****(57)Abstract:****PURPOSE:** To improve the accuracy of photograph/character discrimination without increasing a reference area.**CONSTITUTION:** Picture element data in a  $4 \times 4$  reference area including a notice picture element are outputted from a storage section 1. A correction table section 2 counts the number A of picture element change positions on a 1st row and of picture element change positions between adjacent rows in the reference area and the number B of picture element change positions on a 1st column and of picture element change positions between adjacent columns in the reference area and outputs  $a=1$  when both the numbers A, B are specified values or over. An area discrimination section 3 counts number of consecutive appearance of picture elements of  $a=1$ , discriminates it to be a photographic picture when the count is a specified count or over and outputs  $b=1$ . The correction table section 2 selects smoothing correction for photographic picture in the case of  $b=1$  and selects smoothing correction for character picture in the case of  $b=0$ .**LEGAL STATUS**

[Date of request for examination]

14.06.1993

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2589928

[Date of registration]

05.12.1996

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-253140

(43) 公開日 平成6年(1994)9月9日

(51) Int. Cl. <sup>5</sup>	識別記号	F I
H04N 1/40	F 9068-5C	
G06F 15/66	355 L 8420-5L	
	405 8420-5L	
15/68	350 9191-5L	
G09G 5/40	8121-5G	

審査請求 有 請求項の数11 O L (全27頁)

(21) 出願番号 特願平5-33076

(22) 出願日 平成5年(1993)2月23日

(71) 出願人 000187736

松下電送株式会社

東京都目黒区下目黒2丁目3番8号

(72) 発明者 鎌田 政則

東京都目黒区下目黒2丁目3番8号 松下  
電送株式会社内

(72) 発明者 永井 章浩

東京都目黒区下目黒2丁目3番8号 松下  
電送株式会社内

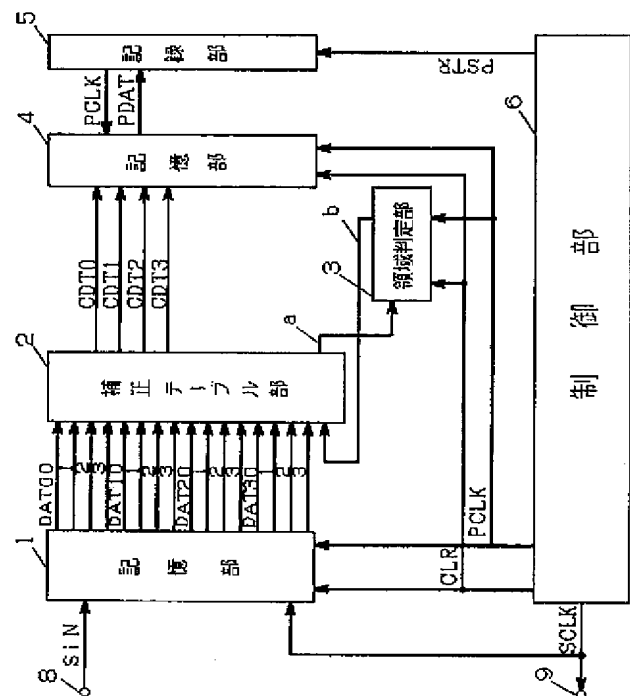
(74) 代理人 弁理士 小鍛冶 明 (外2名)

(54) 【発明の名称】 画像判別装置、孤立点除去装置および画像縮小装置

(57) 【要約】

【目的】 参照エリアを大きくしないで、写真／文字判別の精度を上げる。

【構成】 記憶部1より注目画素を含む4×4の参照エリアの画素データが出力される。補正テーブル部2は、この参照エリアの1ライン目の画素値変化箇所の個数A、並びに1列目の画素値変化箇所と隣接列間の画素値変化箇所の個数Bを計数し、A、B両方が規定値以上のときにa="1"を出力する。領域判定部3は、a="1"の画素の連続出現個数を計数し、計数値が規定値以上のときに写真画像と判定しb="1"を出力する。補正テーブル部2はb="1"の時に写真画像用スムージング補正を選び、b="0"のときに文字画像用スムージング補正を選ぶ。



## 【特許請求の範囲】

【請求項1】 2値画像データの各画素について、その参照エリア内の画素値の変化個所がある基準に対して多いか少ないかを判定する手段と、この手段により変化個所が多いと判定された画素の連続して出現した個数を計数し、計数値が所定値以上であるときに写真画像であると判定し、そうでないときに文字画像であると判定する手段とを有する画像判別装置。

【請求項2】 2値画像データの各画素について、その参照エリア内の画素値の変化個所がある基準に対して多いか少ないかを判定する判定手段と、この判定手段により変化個所が多いと判定された画素の連続して出現した個数を計数する第1の計数手段と、前記判定手段により変化個所が少ないと判定された画素の連続して出現した個数を計数する第2の計数手段と、前記第1の計数手段の計数値が所定値以上でかつ前記第2の計数手段の計数値が所定値未満のときに写真画像と判定し、前記第1の計数手段の計数値が所定値未満かつ前記第2の計数値が所定値以上であるときに文字画像と判定し、他の条件では直前画素と同じ判定をする手段とを有する画像判別装置。

【請求項3】 2値画像データの各画素について、その参照エリア内の画素値の変化個所がある基準に対して多いか少ないかを判定する判定手段と、連続した所定個の画素の中で前記判定手段により画素値の変化個所が多いまたは少ないと判定された画素の個数により、写真画像であるか文字画像であるかを判定する手段とを有する画像判別装置。

【請求項4】 2値画像データの各画素について、注目画素の周囲の所定参照エリア内の画素が全て同一色の画素か否かを判定する手段と、前記参照エリア内の全画素が同一色であり、かつ隣接する参照エリアの画素が同一色となる画素の連続数を計数する計数手段と、この計数手段の値が所定値以上の時、注目画素を前記同一色の画素として記録させる画素変更手段とを有する孤立点除去装置。

【請求項5】 2値画像データの各画素について、注目画素の周囲の所定の参照エリア内の画素が全て白画素か否かを判定する手段と、注目画素までの連続した所定画素数の判定結果のうち前記参照エリア内の画素が全て白画素である画素数を計数する計数手段と、この計数手段の値が所定値以上のとき注目画素を白画素として記録させる画素変換手段とを有する孤立点除去装置。

【請求項6】 2値画像データの各画素について、注目画素の周囲の所定の参照エリア内の画素が全て黒画素か否かを判定する手段と、注目画素までの連続した所定画素数の判定結果のうち前記参照エリア内の画素が全て黒画素である画素数を計数する計数手段と、この計数手段の値が所定値以上のとき注目画素を黒画素として記録させる画素変換手段とを有する孤立点除去装置。

【請求項7】 主走査方向の縮小率に応じて間引く画素を除いて記録する画像縮小装置であって、請求項1～3のいずれかの判定手段と、間引く画素およびこれに隣接する残る画素の内、予め定めた画素を判定対象画素とし、この判定対象画素の前記判定手段による判定結果が文字画像である場合、間引かれる画素と隣接する残る画素との論理和をとる演算手段を有する画像縮小装置。

【請求項8】 副走査方向の縮小率に応じて間引くラインを除いて記録する画像縮小装置であって、請求項1～3のいずれかの判定手段と、間引くラインおよびこれに隣接する残るラインの内予め定めたラインを判定ラインとし、この判定ラインの画素が前記判定手段により文字画素であると判定された場合は、判定ラインの画素と主走査方向に同じ位置にある間引かれるラインの画素と隣接する残るラインの同じ位置にある画素との論理和をとる演算手段を有する画像縮小装置。

【請求項9】 縮小率に応じて間引くラインを除き、残ったラインより間引く画素を除いて記録する画像縮小装置であって、請求項1～3のいずれかの判定手段と、間引くラインおよびこれに隣接する残るラインの内予め定めたラインを判定ラインとし、この判定ラインの画素が前記判定手段により文字画素であると判定された場合は、判定ラインの画素と主走査方向に同じ位置にある間引かれるラインの画素と隣接する残るラインの同じ位置にある画素との論理和をとる第1演算手段と、残ったラインについて主走査方向に間引く画素およびこれに隣接する残る画素の内予め定めた画素を判定画素とし、この判定画素の前記判定手段による判定結果が文字画像である場合、間引かれる画素と隣接する残る画素との論理和をとる第2演算手段を有する画像縮小装置。

【請求項10】 主走査方向の縮小率に応じて間引く画素を除いて記録する画像縮小装置であって、2値画像データの各画素について文字画像であるか写真画像であるかを判定する判定手段と、間引く画素およびこれに隣接する残る画素の内、予め定めた画素を判定対象画素とし、この判定対象画素の前記判定手段による判定結果が文字画像である場合、間引かれる画素と隣接する残る画素との論理和をとる演算手段を有する画像縮小装置。

【請求項11】 副走査方向の縮小率に応じて間引くラインを除いて記録する画像縮小装置であって、2値画像データの各画素について文字画像であるか写真画像であるかを判定する判定手段と、間引くラインおよびこれに隣接する残るラインの内予め定めたラインを判定ラインとし、この判定ラインの画素が前記判定手段により文字画素であると判定された場合は、判定ラインの画素と主走査方向に同じ位置にある間引かれるラインの画素と隣接する残るラインの同じ位置にある画素との論理和をとる演算手段を有する画像縮小装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、2値画像データが写真画像であるか文字画像であるか判別する画像判別装置、文字画像の孤立点を除去する孤立点除去装置および写真画像か文字画像かにより間引かれる画素を保存するか否か定める画像縮小装置に関する。

#### 【0002】

【従来の技術】ファクシミリ装置において、200×200dpiの受信データを400×400dpiの記録画素サイズに画素密度変換する場合、文字の輪郭をスムーズにするためのスムージング補正を行う方式が知られている（特開平3-82267号、特開平3-82268号等）。

【0003】この文字のスムージング補正は、文字画像に施したときには有効であっても、写真画像に施すと階調性が失われ画像品質の劣化を招く。その原因は、主走査方向及び副走査方向に2倍に拡大する際に、文字の輪郭を滑らかにするため受信データと異なる信号で拡大することがある。しかるに、写真画像の2値画像データは、ディザ法や誤差拡散法による面積変調で濃度が表現されているため、文字のスムージング補正では単位面積の濃度が変化してしまうからである。

【0004】そこで従来より、受信データが文字画像であるか写真画像であるか判別し、その結果に応じてスムージング補正を行うか否かを自動的に制御する方式も知られている。例えば、特開平3-254276号公報には、6（副走査方向）×9（主走査方向）画素の参照エリアで、受信画像の空間周波数、周期性及び画素の孤立性による判定結果の多数決により、文字領域と写真領域の像域分離を行い、文字領域にのみスムージング補正を行う方式が述べられている。

【0005】ファクシミリ受信画像には、読み取り時に、本来白い部分に黒画素が点在したり、本来黒い部分に白画素が点在していたりして画質的に劣化しているものがある。印字時点で劣化を改善するため、印字画素の周辺（例えば、3×3マトリックス等）がすべて白画素の場合には印字画素を白画素に変換し、印字画素の周辺がすべて黒画素の場合には印字画素を黒画素に変換するいわゆる孤立点除去方式が一般的によく知られている。

【0006】図34は孤立点除去方式の一例を示す。

（a）は3×3マトリックスの注目画素D4とその周囲の参照画素の関係を示す。（b）は黒点除去例を示し、注目画素が黒画素で参照画素がすべて白画素の場合、この黒画素は本来白画素であるとして白画素に変換する。

（c）は白点除去例を示し、注目画素が白画素で参照画素が全て黒画素の場合、この白画素を黒画素に変換する。

【0007】しかし、このような孤立点除去方法は、文字画像領域に関しては有効であるが、写真画像には階調性が失われ画像品質が劣化してしまう。その原因は、文字画像にはほとんど孤立点が存在しないのに対し、写真

画像はディザや誤差拡散方式の面積変調で濃度表現しているため孤立点により成り立っており、その孤立点を孤立点除去方式で除去してしまうと単位面積の濃度が変化してしまうからである。このため孤立点除去方式を適用するに当たり、まず文字画像であるか写真画像であるか識別し、文字画像に対して孤立点除去方式を適用する必要がある。

【0008】なお、文字画像と写真画像の判別は、上に述べたファクシミリの分野に限らず、画像データを扱う様々な分野において必要とされる技術である。

【0009】画像縮小処理は縮小率に応じて画素またはラインを間引いてゆく。例えば75%の大きさに縮小する場合、主走査方向では連続する4つの画素の内1つを間引きし、副走査方向では連続する4ラインの内1ラインを間引いてゆく。

#### 【0010】

【発明が解決しようとする課題】一般に、文字画像と写真画像の判別のために参照される画素が多いほど、精度の高い判別が可能となる。これについて、図32及び図33を参照して説明する。

【0011】図32は、ディザ法による擬似中間調表現を示す。ここでは、（a）の左上に示すような閾値配置の4×4の閾値マトリックスを用い、8×8画素の均一濃度領域をディザ処理したものとしている。各画素はその濃度が閾値マトリックスの対応位置の値以上であれば黒で表現されるので、濃度0（白）の領域は（a）のように、濃度1の領域は（b）のように、濃度2の領域は（c）のように、……、濃度15の領域は（q）のように、それぞれ黒と白の面積比で濃度が表現される。図示されていないが、黒の領域は全画素が黒画素とされる。

【0012】図33の（a）は文字画像の例を示す。

（b）はディザ処理された写真画像の例を示すが、これは図19（i）に示された濃度8の領域のパターンに対応する。

【0013】この文字画像と写真画像について、注目画素を含む4×4マトリックスのエリアを参照して文字／写真の判別を行うものとする。例えば、星印を付した画素に注目すると、その4×4の参照エリアのパターンは、文字画像では（c）のようになり、また写真画像では（d）のようになり、両パターンは同一である。つまり、4×4の参照エリアでは、文字／写真判別が不可能である。

【0014】この例で、参照エリアを4（副走査方向）×8（主走査方向）のマトリックスに拡大すれば、文字画像と写真画像とで参照エリアのパターンが（e）と

（f）に示すような異なったパターンとなるため文字／写真判別が可能となる。

【0015】このように参照エリアを大きくすれば、文字／写真判別の精度を上げることができる。そのため

に、前記特開平3-254276号に示された例でも6

×9(54画素)の参照エリアを用いているのである。しかし、参照画素が多くなると、文字／写真識別のための回路が著しく複雑高価になるという問題がある。

【0016】縮小処理において、縮小率に応じて間引く場合、対象が文字であると間引いた位置に切れ目が入る事がある。このため間引かれる画素を隣接する残る画素に加算する補正処理を行う場合がある。しかしこのような補正処理を写真画像に行うと、例えばグレーの場合、全体に黒くなったり、白くなったりして原画を正しく再現することができなかった。

【0017】本発明は、上述の問題点に鑑みてなされたもので、参照エリアを大きくせずに文字画像と写真画像の判別を高精度に行うため画像判別装置及び文字画像の孤立点を除去する孤立点除去装置ならびに文字画像か写真画像かの判定結果により間引かれる画素の保存処理を行う画像縮小装置を提供することを目的とする。

【0018】

【課題を解決するための手段】上述の課題を解決するため、第1の発明は、2値画像データの各画素について、その参照エリア内の画素値の変化箇所がある基準に対して多いか少ないかを判定する手段と、この手段により変化箇所が多いと判定された画素の連続して出現した個数を計数し、計数値が所定値以上であるときに写真画像であると判定し、そうでないときに文字画像であると判定する手段とを有する、という構成を備えたものである。

【0019】第2の発明は、2値画像データの各画素について、その参照エリア内の画素値の変化箇所がある基準に対して多いか少ないかを判定する判定手段と、この判定手段により変化箇所が多いと判定された画素の連続して出現した個数を計数する第1の計数手段と、前記判定手段により変化箇所が少ないと判定された画素の連続して出現した個数を計数する第2の計数手段と、前記第1の計数手段の計数値が所定値以上でかつ前記第2の計数手段の計数値が所定値未満の時に写真画像と判定し、前記第1の計数手段の計数値が所定値未満でかつ前記第2の計数値が所定値以上のときに文字画像と判定し、他の条件では直前画素と同じ判定をする手段とを有する、という構成を備えたものである。

【0020】第3の発明は、2値画像データの各画素について、その参照エリア内の画素値の変化箇所がある基準に対し多いか少ないかを判定する判定手段と、連続した所定個の画素の中で前記判定手段により画素値の変化箇所が多いまたは少ないと判定された画素の個数により、写真画像であるか文字画像であるかを判定する手段とを有する、という構成を備えたものである。

【0021】第4の発明は、2値画像データの各画素について、注目画素の周囲の所定参照エリア内の画素が全て同一色の画素か否か判定する手段と、前記参照エリア内の全画素が同一色であり、かつ隣接する参照エリアの画素が同一色となる画素の連続数を計数する計数手段

と、この計数手段の値が所定値以上の時、注目画素を前記同一色の画素として記録させる画素変更手段とを有する、という構成を備えたものである。

【0022】第5の発明は、2値画像データの各画素について、注目画素の周囲の所定の参照エリア内の画素が全て白画素か否か判定する手段と、注目画素までの連続した所定画素数の判定結果のうち前記参照エリア内の画素が全て白画素である画素数を計数する計数手段と、この計数手段の値が所定値以上のとき注目画素を白画素として記録させる画素変換手段を有する、という構成を備えたものである。

【0023】第6の発明は2値画像データの各画素について、注目画素の周囲の所定の参照エリア内の画素が全て黒画素か否か判定する手段と、注目画素までの連続した所定画素数の判定結果のうち前記参照エリア内の画素が全て黒画素である画素数を計数する計数手段と、この計数手段の値が所定値以上のとき注目画素を黒画素として記録させる画素変換手段を有する、という構成を備えたものである。

【0024】第7発明は、主走査方向の縮小率に応じて間引く画素を除いて記録する画像縮小装置であって、請求項1～3のいずれかの判定手段と、間引く画素およびこれに隣接する残る画素の内、予め定めた画素を判定対象画素とし、この判定対象画素の前記判定手段による判定結果が文字画像である場合、間引かれる画素と隣接する残る画素との論理和をとる演算手段を有するという構成を備えたものである。

【0025】第8発明は、副走査方向の縮小率に応じて間引くラインを除いて記録する画像縮小装置であって、請求項1～3のいずれかの判定手段と、間引くラインおよびこれに隣接する残るラインの内予め定めたラインを判定ラインとし、この判定ラインの画素が前記判定手段により文字画素であると判定された場合は、判定ラインの画素と主走査方向に同じ位置にある間引かれるラインの画素と隣接する残るラインの同じ位置にある画素との論理和をとる演算手段を有する、という構成を備えたものである。

【0026】第9発明は、縮小率に応じて間引くラインを除き、残ったラインより間引く画素を除いて記録する画像縮小装置であって、請求項1～3のいずれかの判定手段と、間引くラインおよびこれに隣接する残るラインの内予め定めたラインを判定ラインとし、この判定ラインの画素が前記判定手段により文字画素であると判定された場合は、判定ラインの画素と主走査方向に同じ位置にある間引かれるラインの画素と隣接する残るラインの同じ位置にある画素との論理和をとる第1演算手段と、残ったラインについて主走査方向に間引く画素およびこれに隣接する残る画素の内予め定めた画素を判定画素とし、この判定画素の前記判定手段による判定結果が文字画像である場合、間引かれる画素と隣接する残る画素と

の論理和をとる第 2 演算手段を有する、という構成を備えたものである。

【 0 0 2 7 】 第 10 発明は、主走査方向の縮小率に応じて間引く画素を除いて記録する画像縮小装置であって、2 値画像データの各画素について文字画像であるか写真画像であるか判定する判定手段と、間引く画素およびこれに隣接する残る画素の内、予め定めた画素を判定対象画素とし、この判定対象画素の前記判定手段による判定結果が文字画像である場合、間引かれる画素と隣接する残る画素との論理和をとる演算手段を有する、という構成を備えたものである。

【 0 0 2 8 】 第 11 発明は、副走査方向の縮小率に応じて間引くラインを除いて記録する画像縮小装置であって、2 値画像データの各画素について文字画像であるか写真画像であるか判定する判定手段と、間引くラインおよびこれに隣接する残るラインの内予め定めたラインを判定ラインとし、この判定ラインの画素が前記判定手段により文字画素であると判定された場合は、判定ラインの画素と主走査方向に同じ位置にある間引かれるラインの画素と隣接する残るラインの同じ位置にある画素との論理和をとる演算手段を有する、という構成を備えたものである。

【 0 0 2 9 】

【作用】 第 1 乃至第 3 の発明によれば、連続した複数の画素についての画素値変化箇所数の判定結果を累積した形で用いて写真画像と文字画像の判別が行われ、実質的な参照エリアの大きさは個々の画素の参照エリアに比べ拡大されたものと見做すことができるため、参照エリアの大きさを最小限に抑えて、その参照エリアの大きさでは判別が不可能であったような画像の判別も可能となる。

【 0 0 3 0 】 後記実施例により具体例に説明するように、2 値化された文字画像と写真画像において、参照エリア内の画素値変化を主走査方向及び副走査方向について調べると、写真画像では主、副両走査方向の画素値変化箇所数が共に多い画素が連続して出現する傾向があるのに対し、文字画像では、そのような画素の連続は少なく、かつ連続個数も少ないことが認められる。

【 0 0 3 1 】 第 1 の発明によれば、そのような画素値変化箇所数が多いと判定された画素が所定個以上連続する領域が写真画像として、そうでない領域が文字画像として、それぞれ判別される。

【 0 0 3 2 】 写真画像領域において、画素値変化箇所が多い画素の連続した領域に、画素値変化箇所が少ない画素が局所的に出現することがある。第 1 の発明によれば、このような画素は文字画像と判別されてしまう可能性がある。

【 0 0 3 3 】 第 2 の発明によれば、画素値変化箇所の多い画素の連続個数と画素値変化箇所の少ない画素の連続個数の両方により画像判別を行うため、また、第 3 の発明によれば、所定の連続した複数画素中に含まれる画素

値変化箇所の多いまたは少ない画素の個数によって画像判別を行うため、写真画像領域中に局所的に出現する画素値変化箇所の少ない画素の領域、あるいは逆に、文字画像領域中に局所的に出現する画素値変化箇所の多い画素の領域も、正しく判別することが可能である。また第 3 の発明によれば、ノイズの影響を避けやすく、また大きな単位（例えば、1 ライン単位）での画像判別を安定に行うことができる。

【 0 0 3 4 】 第 4 発明によれば、参照画素が全て同一色の画素である注目画素が所定数連続した場合、この画素領域は文字領域と判定し、現在の注目画素が白画素であるか黒画素であるかにかかわらず、現在の注目画素を同一色の画素として記録する。現在の注目画素が黒画素で同一色が白である場合は、この黒画素はゴミ等による孤立点として白画素に変換するものである。

【 0 0 3 5 】 第 5 発明によれば、現在の注目画素まで連続した所定の数の注目画素の判定結果のうち、参照エリア内の画素が全て白画素である注目画素数を計数し、この値が所定数以上のとき、この画素領域は文字領域と判定し、現在の注目画素が白画素であるか黒画素であるかにかかわらず、現在の注目画素を白画素として記録する。本発明は、第 4 発明の連続数がゴミなどのために所定数連続しないとき文字領域と判断されない場合を防止するもので、所定数の連続した注目画素の判定結果の内、あらかじめ定めた数の注目画素の参照画素が全て白画素の場合は文字領域と判断して孤立点除去を行う。

【 0 0 3 6 】 第 6 発明は、第 5 発明の参照画素を黒画素にした場合である。黒画素で構成された文字領域に白画素が孤立点として存在するときに、この孤立点を黒画素に変換して孤立点を除去するものである。

【 0 0 3 7 】 第 7 発明は、主走査方向の画素を縮小率に応じて間引く場合、まず全ての画素を第 1 ～ 第 3 発明の文字画像か写真画像かの判定手段を用いて判定し、間引かれる画素またはこれに隣接する間引かれない画素の内、予め定めた画素の判定結果が文字画像の場合は間引かれる画素と隣接する残る画素との論理和をとる。これにより文字画像のとき間引きによって生じる線の切れ目等の不都合が生じない。また判定結果が写真画像の場合は、そのまま間引いてしまうので、写真画像が全体として黒ずんだり、白くなったりすることがなくなる。

【 0 0 3 8 】 第 8 発明は、副走査方向のラインを縮小率に応じて間引く場合、まず全ての画素を第 1 ～ 第 3 発明の文字画像か写真画像かの判定手段を用いて判定し、間引くラインおよびこれに隣接する残るラインの内予め定めたラインを判定ラインとし、この判定ラインのある画素が判定手段により文字画像であると、判定された場合、このある画素と主走査方向同じ位置にある間引かれるラインの画素と、隣接する残るラインの同じ位置にある画素との論理和をとる。これにより文字画像のとき間引きによって生じる線の切れ目等の不都合が生じない。

また判定結果が写真画像の場合は、加算は行わずそのまま間引かれるので全体が黒ずんだり、白くなったりして原画を再現することができなくなるようなことは発生しない。

【0039】第9発明は主走査方向と副走査方向を共に縮小する場合で、この時は第8発明を用いて副走査方向の間引きを行い、残ったラインについて第7発明を用いて主走査方向の間引きを行う。

【0040】第10発明は主走査方向の縮小を行う場合、各画素が文字画像か写真画像かの判断を第1～第3発明の判定手段に限定しない場合である。他は第7発明と同じである。

【0041】第11発明は副走査方向の縮小を行う場合、各画素が文字画像か写真画像かの判断を第1～第3発明の判定手段に限定しない場合で、他は第8発明とおなじである。

#### 【0042】

【実施例】図1は、本発明の第1の実施例による記録装置のブロック図である。本実施例は、ファクシミリの受信データ等の200×200dpiの画像データを、400×400dpiの記録画素サイズに画素密度変換して記録する例である。

【0043】図1において、1は1ページ分のメモリ容量を持つ記憶部であり、不図示の外部回路より端子8に転送される画像データの記憶のために用いられる。2はROM等からなる補正テーブル部であり、画素密度変換と文字用スムージング補正または写真用スムージング補正、並びに参照エリア内の画素値変化箇所の多い少ないの判定のための演算（以下、相関演算と呼ぶ）を行い、その結果を非相関信号aとして出力する。3は補正テーブル部2の相関演算の結果を累積した形で用いて文字画像であるか写真画像であるかの判定を行い、判定結果を判別信号bとして補正テーブル部2へ返す領域判定部であり、本実施例では後述のように動作するカウンタ回路からなる。4は補正テーブル部2により画素密度変換及びスムージング補正をされた画像データ（補正データ）を記憶するための記憶部であり、1ページ分のメモリ容量を持つ。5は記憶部4に記憶されている画像データを400×400dpiで記録紙に記録する記録部である。6は前記各部を制御する制御部である。

【0044】以上のように構成された記録装置について、以下その動作を説明する。まず、制御部6はクリア信号CLRを出力することによって、記憶部1、4と領域判定部（カウンタ回路）3をクリアする。

【0045】次に制御部6はクロックSCLKを出力する。図示されない外部回路よりクロックSCLKに同期して画像データSiNが1ページ分、端子8に順次転送される。この画像データは、クロックSCLKに同期して記憶部1に順次書き込まれる。

【0046】記憶部1に1ページ分の画像データが記憶

されると、制御部6はクロックSCLKの送出を止めて画像データの転送・記憶を停止させ、別のクロックRCLKを出力する。記憶部1は、クロックRCLKに同期して処理対象の注目画素を含む4×4マトリックス（参照エリア）の16画素（参照画素）のデータDAT

(0, 0)～DAT(3, 3)を出力する。補正テーブル部2は、この参照画素データを入力として、注目画素に対する主走査方向及び副走査方向の2倍の画素拡大と文字画像用または写真画像用のスムージング補正を行い、2×2画素の補正データCDT0～CDT3を出力するとともに、参照画素に関する相関演算を行う。

【0047】図2はこの参照画素と、注目画素に対する補正画素の説明図である。図2において、DAT(1, 1)が注目画素のデータである。

【0048】注目画素の2倍拡大画素の値は4×4マトリックスの参照画素データに基づき決定する。それに対するスムージング補正の種類は、領域判定部3の出力信号bが“1”（写真画像）の時に写真用のスムージング補正が選ばれ、b＝“0”（文字画像）の時に文字用のスムージング補正が選ばれる。補正データは、クロックRCLKに同期して記憶部4に順次書き込まれる。図3は、この時の動作タイミングを示す。

【0049】ここで、補正テーブル部2における相関演算の内容について説明する。図4はそのフローチャートである。

【0050】まず、処理に用いるカウンタCOUNTA, COUNTB, I, Jのゼロクリアを行う（S1）。カウンタI, Jは参照エリア内の画素の副走査方向と主走査方向の相対座標を示し、一つの画素の座標は(I, J)で示される。

【0051】次に、1ライン目（J＝0）の4画素について、DAT(0, 0)とDAT(0, 1)、DAT(0, 1)とDAT(0, 2)、DAT(0, 2)とDAT(0, 3)の比較を順に行い、不一致の度にカウンタCOUNTAをインクリメントする（S2～S5）。すなわち、1ライン目について、主走査方向に隣接する画素の値が異なる箇所（画素値変化箇所）を計数する。

【0052】次に、カウンタI, Jのゼロクリア（S6）の後、1ライン目より副走査方向について画素値の変化箇所の計数を行う（S6～S12）。具体的には、1ライン目と2ライン目の間でDAT(0, 0)とDAT(1, 0)、……、DAT(0, 3)とDAT(1, 3)の比較を順に行い、次に2ライン目と3ライン目の間でDAT(1, 0)とDAT(2, 0)、……、DAT(1, 3)とDAT(2, 3)の比較を順に行い、最後に3ライン目と4ライン目の間でDAT(2, 0)とDAT(3, 0)、……、DAT(2, 3)とDAT(3, 3)の比較を順に行い、比較が不一致となる度にカウンタCOUNTAをインクリメントする。

【0053】次に、カウンタI, Jのゼロクリア（S1

3)の後、1列目(I=0)について、副走査方向に隣接する画素の値の比較を行い、不一致となった箇所をカウンタCOUNTBで計数する(S14~S17)。DAT(0,0)とDAT(1,0)、……、DAT(2,0)とDAT(3,0)。これに続いて、1列目より主走査方向について、DAT(0,0)とDAT(0,1)、……、DAT(3,0)とDAT(3,1)、DAT(0,1)とDAT(0,2)……、DAT(3,1)とDAT(3,2)、DAT(0,2)とDAT(0,3)、……、DAT(3,2)とDAT(3,3)の順に隣接画素の比較を行い、不一致の度にカウンタCOUNTBをインクリメントする(S19~S24)。

【0054】そして、カウンタCOUNTA、COUNTBの値が共に所定の基準値S(本実施例ではS=4)以上であるときに(S25、S26の判定結果が両方ともYESのとき)、現在の注目画素「相関なし」(画素値変化箇所数が多い)と判定し非相関信号aとして“1”信号を出力する(S27)。そうでないときは、a=“0”である。

【0055】領域判定部3は、クロックRCLKに同期して、非相関信号aが“1”(相関なし)であればカウントアップするが、a=“0”(相関あり)であればクリアする。すなわち、「相関なし」の画素の連続個数をカウントする。そしてカウント値が所定の基準値S(本実施例ではS=4)以上の時に判別信号b=“1”信号を出力し(写真画像と判定)、そうでない時にb=“0”を出力する(文字画像と判定)。

【0056】以上の画像判別動作を図5及び図6によって説明する。図5の(a)に示す文字画像の例(これは図33の(a)に示した画像と同じもの)において、星印の画素の画像判別を考える。この注目画素の3画素前では、参照エリアは(b)に示すような位置にあるため、相関演算でCOUNTAの値は5、COUNTBの値は2となり、相関演算の結果は「相関あり」、a=“0”が出力され、ここで領域判定部(カウンタ)3はクリアする。その次の画素から当該注目画素までは、それぞれ参照エリアは(c)、(d)、(e)に示すような位置となり、COUNTA、COUNTBの値は共に4以上となるため、相関演算の結果は「相関なし」となってa=“1”が出力される。したがって、当該注目画素の時点での領域判定部3のカウント値は3となり「文字画像」と判定され、b=“0”が出力される。

【0057】同様に図6の(a)に示す写真画像の例(これは図33の(b)に示した画像と同じもの)において、星印の画素の画像判別を考える。(b)~(e)に示すように、3画素前から当該注目画素までの4画素についての相関演算結果はすべて「相関なし」となり、a=“1”が連続して出力されるため、当該注目画素の時点で領域判定部3のカウント値は4まで増加し「写真

画像」と判定されるので、b=“1”が出力される。

【0058】図5(a)の文字画像と図6(b)の写真画像は、図33により説明したように4×4マトリックスの単独参照によっては識別が不可能で、その識別のためには参照エリアを4×8まで拡大する必要があったものであるが、本発明によれば、4×4の参照エリアでその識別が可能である。これは、本発明では、注目画素の判定に、それ以前の複数画素についての相関演算結果も用いるため、実質的な参照エリアが拡大するからである。

【0059】さて、記憶部1からの1ページ分の画像データの出力が終わると、制御部6はクロックRCLKを止めて記録スタート信号PSTRを出力する。記録部5は、記録スタート信号PSTRが入力すると、クロックPCLKを出力して記憶部4より補正データを順次読み出し記録する。

【0060】本発明の第2の実施例によれば、図1の領域判定部3は図7に示す構成とされる。図7において、21と22はカウンタ、23はラッチ回路である。a、b、RCLK、CLRは図1に示した同名の信号に対応した信号である。

【0061】一方のカウンタ21は、クロックRCLKに同期して、非相関信号aが“1”(相関なし)のときにカウントアップし、a=“0”(相関あり)のときにクリアする。すなわち、カウンタ21は「相関なし」の画素の連続個数を計数する。そして、カウント値が所定の基準値S(本実施例ではS=4)以上になると出力信号cを“1”にする。

【0062】他方のカウンタ22は、クロックRCLKに同期して、非相関信号aが“0”(相関あり)のときにカウントアップし、a=“1”のときにクリアする。すなわち、「相関あり」の画素の連続個数を計数する。そして、カウント値が基準値S(本実施例ではS=4)以上になると出力信号bを“1”にする。

【0063】ラッチ回路23は、c=“1”でd=“0”のときに判別信号bを“1”(写真画像)とし、c=“0”でd=“1”のときに判別信号bを“0”(文字画像)とする。信号c、dの両方とも“0”または“1”のときには、判別信号bの状態は変わらない。

【0064】前記第1実施例の領域判定部3の構成によれば、「相関なし」の画素が連続する領域内で1画素でも「相関あり」の画素が出現すると、その位置で判別信号bが“0”になってしまう。これに対し、本実施例の領域判定部3の構成によれば、「相関なし」の画素が4個以上連続した後に「相関あり」の画素が4個以上連続した場合、あるいは「相関あり」の画素が4個以上連続した後に「相関なし」の画素が4個以上連続した場合に、判別信号bの状態が変化し、それ以外の場合には前の状態を保持するため、より安定な写真/文字判別が可能である。



【0065】本発明の第3の実施例によれば、図1の領域判定部3は図8に示す構成とされる。図8において、31は(L-1)個のラッチ回路を直列接続してなるレジスタ、32は加算器、33は比較器である。本実施例では、Lは1ラインの総画素数に等しい。a、b、RCLK、CLRは図1中の同名の信号に対応した信号である。

【0066】非相関信号aは、レジスタ31に入力し、クロックRCLKに同期して後段のラッチ回路へ順次シフトされる。入力した非相関信号aと、レジスタ31の各段のラッチ回路の出力信号(遅延された信号a)は加算器32に入力し、入力したLビット信号中の“1”ビットの個数が、加算器32より出力される。この加算値(「相関なし」の画素の個数)は、比較器33に入力して所定の基準値Qと比較され、加算値が基準値Q以上のときに判別信号bが“1”となるが、そうでないときはb=“0”となる。

【0067】このように、本実施例においては、「相関あり」画素の連続個数ではなく、L個の連続画素中に含まれる「相関あり」画素が基準の個数より多いか否かによって写真/文字判定を行う。この方法は、ノイズの影響を避けやすく、また大きな単位(例えば、1ライン単位)での画像判別を安定に行うことができる。

【0068】ただし、本実施例において、画素値の変化箇所が少ないと判定された画素(a=“0”の画素)の個数を計数し、この計数値より同様の画像判別を行うように変更することも可能である。

【0069】なお、ディザ画像において、参照エリア内の黒率が低い、または高い画素の場合に文字画像領域と判定されることがある(ただし、そのようなパターンは文字画像では殆ど出現しない)。より精度の高い画像判別を行うためには、補正テーブル部2において、前記相関演算のほかに、参照エリアの黒率の判定を加えたり、あるいは、写真画像や文字画像の特定パターンの判定を加えると効果的である。また、本発明による画像識別装置は、画像記録装置のほかにも様々な用途に応用できるものである。

【0070】次に第4~第6発明の実施例を説明する。本実施例は第1~第3発明で用いた文字領域を識別する機能を用いて文字領域を識別し、文字領域に生じた孤立点を除去するものである。文字画像の孤立画素の特徴は、広域にわたり、全白または全黒のエリアが存在することである。このため文字領域における孤立画素は目立ちやすい。これに対して写真画像はディザや誤差拡散方式の面積変調で濃度表現しているため、孤立点により成り立っている。つまり、写真画像は孤立点の集合であり、正常な場合と、ゴミ等が入った場合の差は少なく、孤立点を除去する必要性も少ない。故に本発明では文字領域に生じた孤立点の除去のみ行うようにしている。

【0071】図9は第4発明を実施する第4実施例と第

5発明を実施する第5実施例の孤立点除去装置のブロック図である。第4、5実施例は白部分のなかの黒孤立点を除去するものである。つまり第4実施例は第4発明の同一色が白の場合の実施例である。

【0072】図9において、記憶部41は、1ページ分のメモリ容量を持ち、図示していない外部回路から転送された受信データをあらかじめ記憶している。領域判定部42は注目画素の周辺M画素分(本実施例では3×3のマトリックスの場合について説明するが、4×4、5×5のマトリックスを用いてもよい)を参照し、参照エリア内の画素がすべて白画素か否かを判定し、連続した注目画素の判定結果に基づき文字領域と写真領域を判定する。孤立画素検出回路43は、注目画素の全周囲の画素が全て白画素であるか否かを検出し、すべて白の場合信号cを“1”にする。領域判定部42と孤立画素検出回路43の出力はNANDゲート44に入力し、NANDゲート44の出力と注目画素D4(黒画素を1、白画素を0とする)をANDゲート45で論理積をとり、記録部46はこの値を記録する。主制御部47は上記回路を制御する。

【0073】図10は第4実施例の領域判定部42の構成例を示すブロック図である。第4実施例は注目画素の周辺M画素分を参照し、参照エリア内の画素が全て白画素である注目画素が所定数連続した場合を文字画像と判定して、現在の注目画素が白画素であればそのまま、黒画素であれば、これはゴミなどによる孤立点として白画素として記録するようにしたものである。

【0074】図11は領域判定する場合の注目画素の周辺M画素を説明する図である。3×3マトリックスの場合、中心のD4を注目画素とし、D4とD5を除いた周囲画素が周辺M画素で、この場合M=7である。なお主走査はD0よりD2の方向、副走査はD0よりD6の方向に行われる。

【0075】図12は孤立画素を検出する場合の参照画素を示す図で、注目画素D4の周囲8画素全てが参照画素となっている。主走査方向、副走査方向は図11と同じである。

【0076】図10に示す領域判定部42は、図11に示す参照画素を入力するNORゲート421と、この出力を計数するカウンタ422、およびこのカウンタ422の出力を所定値Aと比較する比較器423より構成される。

【0077】図13は孤立画素検出回路43の構成を示す。NORゲート431より構成され、図12に示すように注目画素D4の全ての周囲画素D0~D3、D5~D8が入力される。

【0078】以上のように構成された孤立点除去装置について、以下その動作を説明する。まず主制御部47は記憶部41と記録部46に開始信号RSTRを出力する。記憶部41は開始信号RSTRが入力されるとクロ

ックRCKに同期して注目画素（現画信号）を含み3×3マトリックスの参照画素（D0～D8）を出力する。なお、以降の説明では白画素は“0”、黒画素は“1”で表すこととする。

【0079】図10に示す領域判定部42において、参照画素は図11に示すようにD0～D3、D6～D8であって、7ビットのNORゲート421に入力され、7画素がすべて白である場合、信号aを“1”にする。カウンタ422はクロックRCKに同期して信号aが“1”であるときはカウントアップし、信号aが“0”の時はカウントクリアする。比較器423はカウンタ422の計数値と、あらかじめ設定してある所定値Aとを比較し、計数値が所定値Aより大きい場合信号bを“1”にする。この動作により注目画素から連続してA個以上の前画素の参照画素が全て白画素であることがわかり、これは文字領域であることを示す。

【0080】孤立画素検出回路43は図13に示すようにD0～D3、D5～D8を入力する8ビットのNORゲート431で構成されており、図12に示す参照画素を入力としている。すべてのビットが白（“0”）の場合信号cを“1”とする。

【0081】図9に戻り、NANDゲート44は信号bと信号cがともに“1”の場合、信号dを“0”とする。ANDゲート45は、信号dと注目画素D4（現画信号）がともに“1”の場合“1”とする。従って領域判定の結果、文字領域と判定し（信号bが“1”）かつ孤立点の場合（信号cが“1”）、d=0となり、注目画素D4が“1”にかかわらず、白画素（“0”）に変換する。これにより白画素中にゴミとして黒画素がボンと記録されることを防止することができる。記録部46はクロックRCKに同期して信号eを取り込み順次印字する。記憶部41は受信データをすべて転送すると終了信号RFINを出力し、主制御部47は終了信号RFINによって終了を認識する。

【0082】次に第5発明の実施例である第5実施例について説明する。本実施例は図9において領域判定部42が第4実施例と相違する。図14は第5実施例の領域判定部の構成を示図である。図10とNORゲート421、比較器423は同じである。参照画素が全て白か否か判定するNORゲート421と、この出力aを順次シフトして格納するN-1よりなるラッチ回路425と、ラッチに格納されたN-1個のaと、現在出力された1個の合計N個のaの値を加算する加算器426と、この加算器426の出力をAと比較する比較器423から構成される。

【0083】次に第5実施例の動作について説明する。全て白画素の場合、信号aを“1”とする。NORゲート421には図11に示す参照画素が入力され、ラッチ回路425は信号aの値をクロックRCKに同期させ順次N-1個の構成ラッチにシフトして蓄積する。加算器

426はN-1個のラッチに蓄積された値とNORゲート421を現在出力した1個の値の合計N個の値を加算し、比較器423に出力する。比較器423は加算結果とあらかじめ設定した基準値Aと比較し、加算結果がA以上の場合、信号bを“1”、つまり文字領域として出力する。

【0084】第5実施例は連続したN画素につき各画素の参照画素を調べ、参照画素が全て白である画素の数を加算した値と所定値Aと比較して文字領域であるか否かを判断する。具体例で説明すると、aの値が「1, 0, 1, 1, 0, 1, 0」と出力された場合、加算器は4とカウントし、Aの値を4とすれば文字領域と判定する。これに対し、第4実施例の場合は「1, 1, 1, 1」と1が4個連続して発生しないと文字領域とは判定されない。この場合連続したN画素のNは7である。このため参照画素にゴミなどが混じり黒画素となっているものであっても、連続したN画素について判断しているので、このようなノイズに影響されることなく、文字領域であるか否かを判断できる。これに対し、第4実施例は参照画素にゴミが入ると参照画素が全て白である画素の連続数がAに達しないことになり、文字領域であるにもかかわらず、写真領域であると誤って判断する場合が生じる。

【0085】次に第4発明の第6実施例、第6発明の第7実施例について説明する。第6、第7実施例は黒画素中の孤立白点を除去するもので、白画素中の孤立黒点を除去する第4、第5実施例と、白、黒画素の取り扱いが逆となったものであり、第6実施例が第4実施例に、第7実施例が第5実施例に対応する。つまり第6実施例は第4発明の同一色を黒とした場合である。

【0086】図15は第6、第7実施例の孤立点除去装置のブロック図である。記憶部51は1ページ分のメモリ容量を持ち、図示していない外部回路から転送された受信データを予め記憶しておく。領域判定部52は注目画素の図11に示す周辺D0～D3、D6～D8画素分を参照し、参照エリア内の画素がすべて黒画素か否かを判定し、これを基に文字領域と写真領域を識別する。孤立画素除去回路53は注目画素の図12に示す周囲画素D0～D3、D5～D8がすべて黒画素の場合信号cを“1”にする。領域判定部52と孤立画素検出回路53の出力はANDゲート54で論理積をとり、この出力と注目画素D4をORゲート55で論理和をとり、記録部56へ送り、記録部56は順次転送されるデータを印字する。主制御部57は上記回路を制御する。

【0087】図16は第6実施例の領域判定部52の回路構成例を示す。図11に示す参照画素D0～D3、D6～D8が全て黒か否かを検出するANDゲート521と、このANDゲート521の出力をクロックRCKに同期して計数するカウンタ522と、このカウンタ522の計数値を所定値Aと比較する比較器523よりな

る。

【0088】図17は孤立画素検出回路53の回路構成例を示す。図12に示す参照画素D0～D3、D5～D8がすべて黒か否かを検出するANDゲート531より構成される。

【0089】以上のように構成された孤立点除去装置について、以下にその動作を説明する。まず主制御部57は記憶部51と記録部56に開始信号RSTRを出力する。記憶部51は開始信号RSTRが入力されるとクロックRCKに同期して注目画素（現画信号）を含む3×3マトリックスの参照画素（D0～D8）を出力する。

【0090】領域判定部52は図16に示す構成よりなる。参照画素は図11に示すようにD0～D3、D6～D8の7ビットであり、ANDゲート521に入力され、7画素すべてが黒である場合、信号aを“1”とする。カウンタ522はクロックRCKに同期して信号aが“1”であるときはカウントアップし、信号aが

“0”の時はカウントクリアする。比較器523はカウンタ522の計数値と予め設定してある所定値Aと比較し、計数値が所定値Aより大きい場合、信号bを“1”にする。この動作により注目画素から連続してA個以上の前画素の参照画素が全て黒画素であることがわかり、これは文字領域であることを示す。

【0091】孤立画素検出回路53は図17に示すように8ビットのANDゲート531からなり、図12に示すようにD0～D3、D5～D8を入力し、すべてが黒画素の場合、信号cを“1”とする。

【0092】図15に戻り、ANDゲート54は領域判定部52からの信号bと孤立画素検出回路53からの信号cがともに“1”の場合、出力信号dを“1”とする。ORゲート55は信号dと注目画素（現画信号）のいずれか一方が“1”のとき“1”とする。従って領域判定の結果、文字領域と判定（信号bが“1”）かつ孤立点の場合、注目画素D4（現画信号）が白画素であれば黒画素に変換し、黒画素であればそのまま黒画素として出力する。記録部56はクロックRCKに同期して信号eを取り込み順次印字する。記憶部51は受信データをすべて転送すると終了信号RFINを出力し、主制御部57は終了信号RFINによって終了を確認する。

【0093】次に第7実施例について説明する。本実施例は第6実施例と図15において、領域判定部52が相違する。図18は第7実施例の領域判定部の構成を示す図である。図16とANDゲート521、比較器523は同じである。参照画素が全て黒か否かを判定するANDゲート521と、この出力aを順次シフトして格納するN-1個よりなるラッチ回路525と、このラッチに格納されたN-1個のaと現在出力された1個の合計N個のaの値を加算する加算器526と、この加算器526の出力を所定値Aと比較する比較器523より構成される。

【0094】次に第7実施例の動作について説明する。ANDゲート521には図11に示す参照画素が入力され、全て黒画素が入力すると信号aを“1”とする。ラッチ回路525は、信号aの値をクロックRCKに同期し、順次ラッチ回路525に蓄積する。加算器526はラッチ回路525のデータを加算し、比較器523に出力する。比較器は、加算結果と予め設定した基準値Aとを比較し、加算結果がA以上の場合、文字領域であるとして信号bを“1”とする。

【0095】第7実施例は連続したN画素につき各画素の参照画素をしらべ、参照画素が全て黒である画素の数を加算した値と所定値Aとを比較して文字領域であるか否かを判断する。第5実施例と同様に参照画素にゴミなどが混じり、白画素となっていて、連続したN画素について判断しているので、このようなノイズに影響されことなく文字領域を正しく判断することができる。

【0096】以上の第4～第7実施例については、参照画素は図11、12に示すように3×3マトリックスについて説明したが、これに限定することなく、4×4、5×5、……のマトリックスを用いてもよい。マトリックスが大きくなると領域判定、孤立点判定の精度は向上するが、回路が複雑となる。

【0097】次に第7～第11発明に係る第8、第9実施例について説明する。第8、第9実施例は第10発明を実現したもので間引かれる画素を第1～第3発明の判定手段で判定し、縮小処理を行う。図19は第8実施例の構成図を示し、図1に示す構成に縮小処理部60とFIFOメモリ61を設けたものである。本実施例は記憶部1から出力される注目画素DAT11と1ライン前の同じ位置にある画素DAT01を入力し、領域判定部3より出力されるこれらの画素の判定信号bを用いて縮小処理を行う。本実施例はファクシミリの受信データ等の200×200dpi（ドット/インチ）の画像データを主走査方向50%、副走査方向50%縮小して同密度で記録する場合について説明する。

【0098】図20は縮小処理部60の回路図を示す。601はセクタで端子SがLのときは出力YはBの入力を出力し、端子SがHのときは出力YはAを出力する。602は主走査縮小制御部で、図示していない外部回路から主走査方向の画素数を50%に縮小するための設定値MPRSを入力し、主走査縮小信号MREDを出力する。MREDがHレベルに相当する画素が間引かれ、Lレベルに相当する画素は間引かれない。

【0099】603は副走査縮小制御部で、図示していない外部回路から副走査方向のライン数を50%に縮小するための設定値SPRSを入力し、副走査縮小信号SREDを出力する。SREDがHレベルに相当するラインが間引かれ、Lレベルに相当するラインは間引かれない。604、605、606はDフリップフロップ、607はJKフリップフロップである。

【0100】次に副走査方向50%縮小についてタイミングチャートを用いて説明する。図21は間引かれるラインのタイミングチャートを示し、図22は残されるラインのタイミングチャートを示す。間引きを行う副走査縮小信号SREDは副走査縮小制御部603において制御部6からのラインカウンタ信号LINCのカウント数と50%に縮小するための設定値SPRSを比較することによって発生する。タイミングチャートにおいてSREDのHレベルに相当するラインが間引かれ、Lレベルに相当するラインは残される。

【0101】セット信号SはSREDと、クロック信号RCLKによって動作するDフリップフロップ604の反転出力とのNANDゲート609の出力であり、リセット信号RはSREDとLINCとのANDゲート608の出力である。OR処理信号ORは間引かれるラインの画素を残るラインの画素に加算する信号であり、セット信号S、リセット信号Rが入力された場合のJKフリップフロップ607の出力として得られる。

【0102】本実施例の場合、ラインのOR処理は間引かれるラインと間引かれない次のラインとの間で行われている。これは間引かれるラインを構成する各画素それぞれの判定結果をもとに次のラインの処理を行う際に間引かれた前ラインとの間でOR処理を行う否かを決定するものである。このため、本実施例では、FIFOメモリ61を用いることで、現処理ラインの各画素が文字画像を構成する画素であるか写真画像を構成する画素であるかというデータをFIFOメモリ61に書き込みながら、同時に前ラインの同一位置にある画素の判定データを読み出すことで間引かれるラインの各画素の情報を次ラインの同一の位置にある画素とのOR処理に反映させている。

【0103】図23はFIFOメモリ61へのアクセスタイミングを示す図である。信号bは図19の領域判定部3からの文字画像か写真画像かの判定信号であり、文字画像の場合がL、写真画像の場合がHである。RCLKの立下りでFIFOメモリ61に各画素の判定結果bが書き込まれ、同時にRCLKの立上げで1ライン前に判定結果として書き込まれたデータがSHOIとして読み出される。LINCのL区間がFIFOメモリ61のリード/ライトイネーブル信号となっている。

【0104】図20、図21を参照して、記憶部1からクロックRCLKに同期して200×200(dpi)の画像データが出力されると注目画素DAT(1,1)と注目画素と同一の位置にある1ライン前の画素DAT(0,1)を取り込み、DAT(1,1)のみ、またはDAT(1,1)とDAT(0,1)のOR処理をした信号のいずれかを1画素単位で選択し、1ラインのデータを生成する。この選択はANDゲート617で指示され、OR信号がHで、SHOIがL(つまり文字画像)の場合はANDゲート617の出力はHとなり、このと

きセクタ601の出力Yは入力A、つまりORゲート614より出力されるDAT(1,1)とDAT(0,1)の和を出力し、ANDゲート617の出力がLの場合、つまりOR処理しない場合か、する場合でもSHOIがH(つまり写真画像)の場合はANDゲート617の出力はLとなり、セクタ601の出力Yは入力B、つまりDAT(1,1)のみを出力する。本実施例では間引かれるラインはOR信号がLとなり、文字画像を構成する画素が写真画像を構成する画素かに関係なく、OR処理は行われず、注目画素DAT(1,1)セクタ出力Yから1ライン分出力される。しかし、このように出力されても記憶部4に書き込むためのクロックWCLKが発生しないので、間引かれるラインは記憶部4には書き込まれず消滅する。

【0105】図21は間引きするラインの詳細を拡大して示す。拡大されたラインはSREDがHなので間引かれるラインを示し、この場合、OR信号はLとなり、ANDゲート617の出力L、このためセクタ601の出力YはBへの入力、つまりDAT(1,1)のみが出力される。つまり間引かれるラインの画素は間引かれないラインの画素に加算されない場合である。クロックWCLKはDフリップフロップ606より出力されるデータDATAを記憶部4に書き込むか否かを表す信号でHのとき書き込む場合を示し、Lのとき書き込まない場合を示す。つまりこのLの場合が間引きすることを表す。クロックWCLKはANDゲート613、インバータ610,611,612を介して入力する入力値が1つでもHの場合はLとなる。図21の場合SREDがHなのでWCLKはLとなり、このラインデータは間引かれることを表す。なお図21のDATAは主走査方向に間引きなしとした場合のDフリップフロップ606の出力を示し、このDATAはWCLKのLにより記憶部4に書き込まれず間引きされるを示す。

【0106】図22は間引きされないラインを示す。SREDはLであり、間引きされないラインを示し、ORはH、SHOIはL(文字画像)なのでANDゲート617はHとなりセクタ601の出力YはDAT(0,1)とDAT(1,1)との和が出力される。主走査方向に間引きなしとした場合、Yの出力はDフリップフロップ606よりDATAとして出力され、クロックWCLKがHのときに記憶部4に書き込まれる。この場合クロックWCLKはクロックRCLKと同じ周期でHとLが反転した信号となっている。なお、SHOIはライン単位でHかLを表しているが、本来画素ごとに示されるもので、表示を簡単にするためラインごとに示したものである。

【0107】図24は副走査方向縮小なしの場合のタイミングチャートである。この場合、副走査縮小信号SREDがLレベルであり続けるのでラインは間引かれない。また1ラインの画素が文字画像を構成する画素か写

真画像を構成する画素かに関係なく、OR処理は行われず、注目画素DAT(1, 1)がセクタ出力Yから1ライン分出力される。

【0108】以上をまとめると、処理系が次ライン（間引かれた次のライン）に移ると、FIFOメモリ61から間引かれたラインの同一の位置にある各画素が文字画像を構成する画素か、写真画像を構成する画素かを示す判定データが次のラインの同一の位置にある画信号に同期して読み出される。文字画像を構成する画素の場合はセクタ出力YからDAT(1, 1)とDAT(0, 1)のOR処理した画信号を選択出力し、写真画像を構成する画素の場合はセクタ出力YからDAT(1, 1)を選択出力する。以上の動作を1ラインずつ繰り返すことにより副走査方向OR処理が実施される。そして出力Yより出力された1ライン分のデータについて、SREDがHのラインは間引かれ、Lのラインは後述する主走査方向のOR処理および縮小処理が実施される。

【0109】次に主走査方向の50%縮小について説明する。本実施例において、主走査方向の縮小は、副走査方向について図21、図22で示した出力Yからのデータが対象となる。図25においてセクタ601からの出力YはクロックRCLKごとに1画素ずつ出力される。主走査縮小信号MREDのHレベルに相当する画素が間引かれ、Lレベルに相当する画素は間引かれない。本実施例の場合、偶数番目の画素が間引かれる。間引かれる画素が文字画像の場合は判定信号bはLレベルとなり、次の奇数画素とのOR処理が行われ保存されるが、間引かれる画素が写真画像の場合は判定信号bはHとなりOR処理は行われない。

【0110】主走査方向のOR処理はANDゲート618、フリップフロップ605、ORゲート619、によって行われる。ANDゲート618を通過する画素は文字画像であること(b=L)、間引かれる画素であること(MRED=H)の2つの条件を満たしたあと、Dフリップフロップ605に入力し、1クロックRCLK遅れてYからの出力とORゲート619で加算される。図25において、2つの条件を満たし、ANDゲート618を通過する画素は8番目の画素のみで、この画素が入力②としてORゲート619に入力する。ORゲート619の入力①はDATx1で示される0, 1, …19の全ての画素である。故に8画素と9画素のみがOR処理される。

【0111】このようにしてOR処理された画素はインバータ610、611、612、ANDゲート613、Dフリップフロップ606によって間引きされる。ANDゲート613がHとなる条件はSREDがLであること（間引かれないライン）、MREDがLであること

（間引きされない画素）およびRCLKがLとなった場合で、この場合、クロックWCLKはHとなる。図25に示すように主走査方向50%縮小時クロックWCLK

はクロックRCLKの2倍の周期となっており、Dフリップフロップ606はクロックWCLKで動作し、記憶部4にDATAを書き込む。これによりORゲート618を出力するデータの内、クロックWCLKがHの時のデータのみがDATAとして出力され、50%の縮小がなされる。

【0112】このように本実施例では、主走査方向の50%縮小におけるOR処理は、セクタ601の出力YからクロックRCLKに同期して出力される画信号と、同画信号が文字画像を構成する画素であって間引かれる場合、これをクロックRCLKに対して1周期遅延した信号との間でOR処理することで実現されている。つまりクロックRCLKに対して1周期遅延した信号において、それが間引かれる信号でなければOR処理は行われず、写真画像を構成する画素もOR処理は行われない。

【0113】間引きは図25に示すように主走査縮小信号MREDがHに相当する画素に対して行われ、Lに相当する画素は間引かれない。図26は主走査方向縮小なしの場合を示す。この場合、MREDがLでありつづけるので、画素は間引かれない。

【0114】本実施例の場合、OR処理は間引く画素とその次の間引かれない画素との間でのみ行われている。間引かれる画素に対してOR処理を行うか否かはMREDと、領域判定部3からの判定信号bによって決定される。間引かれる画素が文字画像の場合、(b=L)、OR処理を行い、間引かれる画素が写真画像の場合(b=H)はOR処理は行われない。つまりOR処理を行うか否かは間引かれる画素の判定結果によって行われる。記憶部4に書き込む際はクロックRCLKの周期をMREDによって2倍にしたWCLKで50%に縮小したDATAを書き込む。上記動作を1ラインずつ繰り返すことにより主走査方向の縮小が行われる。

【0115】次に第9実施例について説明する。本実施例も副走査方向、主走査方向共、50%の縮小を行うが、間引かれる画素が文字画像の場合、これを間引かれない画素に加算するOR処理を行うか否かの判断を間引かれる画素の次の残る画素で行う点が第8実施例と相違する。第8実施例は間引かれる画素が文字画像であるか否かを判断してOR処理を行っている。

【0116】図27は第9実施例の構成を示す図で、第8実施例の図19と比べFIFO61がない。これは、第8実施例は副走査方向のOR処理を行う場合、間引かれるラインの画素で判定するため、間引かれる1ライン分をFIFO61に記憶しておく必要があったが、本実施例は間引かれるラインの次のラインの画素で判断を行うため、FIFO61は不要となる。

【0117】図28は図27の縮小処理部62の構成を示す図である。第8実施例の図20と同一のものは同一符号を使用する。まず副走査ラインのOR処理について説明する。第8実施例の場合、図20において、AND

ゲート617はOR信号がH、SHOIがLのときHとなりORゲート614の出力がセクタ601のYより出力され2つのラインのOR処理がなされる。OR信号は図21に示すように間引くラインの次の間引かれないラインのときHとなり、SHOIは現在処理の対象となっている間引かれないラインの1ライン前の判定信号bを読み出したものである。つまり間引かれるラインの画素がLのとき、ANDゲート617がHとなりOR処理されている。

【0118】これに対し図28に示す第9実施例の場合、ANDゲート617に入るOR信号は同じであるが、インバータ615に入力する信号は現在処理の対象となっているラインの判定信号bである。現在処理対象のラインはOR信号がHライン、つまり図29、30に示すように間引かれるラインの次の間引かれないラインである。つまり間引かれるラインの次の間引かれないラインの画素によりOR処理をするしないかの判定がなされる。なお、図29は図21に対応し、図30は図22に対応した図面である。

【0119】次に主走査方向のOR処理について説明する。第8実施例の場合、図20において、ANDゲート618を出力する画素は間引かれる画素でかつその画素の判定信号bがLの文字画像の場合であり、1クロック遅れてORゲート619でOR処理がなされる。つまり間引かれる画素でOR処理するか否か判断されている。

【0120】これに対し、図28に示す第9実施例の場合、間引かれる画素がANDゲート620を出力し、1クロック遅れてORゲート621でOR処理される。OR処理された間引かれる画素の次の画素はANDゲート623に入り、OR処理されない間引かれる画素の次の画素はANDゲート622に入る。そしてこの間引かれる画素の次の画素の判定結果bがLの場合、インバータ625からの出力によりORゲートよりANDゲート623からのOR処理された画素が出力される。つまりOR処理された画素を出力するか否かの判断は間引かれる画素の次の画素によって判断される。

【0121】第9実施例は、副走査方向50%縮小なので、副走査方向に関しては第8実施例と同様に1ラインおきに1ラインを構成する画素が間引かれる。しかし、副走査方向のOR処理を行うか否かの判断は間引かれたラインと同一の位置にある次の間引かれないライン各画素の判定結果に応じて行われる。OR処理は第8実施例と同様、間引かれないラインとその直前の間引かれるラインの間で行われる。

【0122】また主走査方向50%縮小なので、主走査方向に関しては第8実施例と同様に1画素おきに画素が間引かれる。主走査方向のOR処理を行うか否かの判定は間引かれる画素の次の間引かれない画素で行われ、OR処理は第8実施例と同様に間引かれない画素とその直前の間引く画素の間で行われる。その他は副走査方向、

主走査方向とも第8実施例と同様である。

【0123】図29は副走査方向の間引かれるラインのタイミングチャートを示す。図21と同様で、間引かれるラインはOR信号はLであり、OR処理は行われずセクタ601の出力YからはDAT11のみが出力される。この場合、クロックWCLKはLなのでDATAは記憶部4に記憶されない。つまり間引かれることを示す。

【0124】図30は副走査方向の間引かれるラインの次の間引かれないラインのタイミングチャートである。この場合判定信号bはHになっているため、OR信号がHであってもANDゲート617の出力はLとなり、セクタ601からはDAT11のみがYより出力される。つまりOR処理は行われない。クロックWCLKは主走査方向の縮小を行わないと仮定した場合を示しており、周期はクロックCLKと同じである。つまりこの場合DAT11の全ての画素が記憶部4に記憶されること、つまり間引かれないことを示している。

【0125】図31は主走査方向50%縮小のタイミングチャートである。主走査縮小信号MREDはDATx1の偶数番目の画素のときHとなっているので偶数番目の画素が間引かれることになる。このため記憶部4に記憶させるクロックWCLKは奇数番目の画素のときHとなっている。間引かれる画素を次の間引かれない画素とOR処理するか否かの判断は間引かれない画素つまり奇数番目の画素の判定信号bによって行われ、bがLの場合、OR処理が行われる。奇数番目の画素でbがHとなるのは画素3の場合だけであるのでクロックWCLKにより間引かれ記憶部4に記憶されるDATAのうちOR処理されない画素は3のみであることが示されている。

【0126】第8、9実施例はまず副走査方向の縮小を行い、次に主走査方向の縮小を行ったが、この逆に主走査の縮小後副走査方向の縮小を行うこともできる。また第8、9実施例とも文字画像か写真画像かの判定は第1～第3発明を利用しているが、これ以外の方法で判定してもよい。また、縮小率は50%の場合について説明したが、任意の縮小率についても第7～第11発明を実施することができる。

【0127】

【発明の効果】以上の説明から明らかなように、本発明は、以下の効果を有するものである。

(1) 第1乃至第3の発明は、実質的な参照エリアの大きさは個々の画素の参照エリアに比べ拡大されたと見做すことができるため、参照エリアの大きさを最小限に抑えて、その参照エリアの大きさでは判別が不可能であったような画像の判別も可能となる。

(2) 写真画像領域において、画素値変化箇所が多い画素の連続中に画素値変化箇所が少ない画素が局所的に出現することがある。第2の発明または第3の発明は、写真画像領域中に局所的に出現する画素値変化箇所の少な

い画素の領域、あるいは、文字画像領域中に局所的に出現する画素値変化箇所の多い画素の領域も、正しく判別することが可能である。

( 3 ) 第 3 の発明は、ノイズの影響を避け安定な画像判別が可能であり、また大きな単位での画像判別を安定に行うことができる。

( 4 ) 第 4 乃至第 7 の発明は、参照エリアの大きさを最小限に抑えて、文字画像領域を精度よく判定し、文字画像領域の孤立点を除去して高品質な画像を得ることができる。

( 5 ) 第 7 乃至第 1 1 の発明は、間引かれる画素が文字画像か写真画像かを判定し、文字画像の場合のみ残る画素に間引かれる画素を加算するので、縮小処理により文字画像に縮小による切れ目などが入ることがなくなり、写真画像については加算処理は行われないので、加算処理を写真画像に行った場合に生じる全体が黒くなったり、白くなったりすることを防止でき、高品質の縮小画像が得られる。

#### 【図面の簡単な説明】

【図 1】本発明の第 1 の実施例を示すブロック図

【図 2】参照画素と補正データの説明図

【図 3】動作タイミング図

【図 4】相関演算のフローチャート

【図 5】( a ) 文字画像の例を示す図

( b ) ~ ( e ) 文字画像の判別経過を示す図

【図 6】( a ) 写真画像の例を示す図

( b ) ~ ( e ) 写真画像の判別経過を示す図

【図 7】本発明の第 2 の実施例による領域判定部のブロック図

【図 8】本発明の第 3 の実施例による領域判定部のブロック図

【図 9】第 4、5 実施例の孤立点除去装置ブロック図

【図 1 0】第 4 実施例の領域判定部のブロック図

【図 1 1】領域判定の注目画素と参照画素を示す図

【図 1 2】孤立画素検出の注目画素と参照画素を示す図

【図 1 3】第 4、5 実施例の孤立画素検出回路の構成図

【図 1 4】第 5 実施例の領域判定部のブロック図

【図 1 5】第 6、7 実施例の孤立点除去装置のブロック図

【図 1 6】第 6 実施例の領域判定部のブロック図

【図 1 7】第 6、7 実施例の孤立画素検出回路の構成図

【図 1 8】第 7 実施例の領域判定部のブロック図

【図 1 9】第 8 実施例の構成図

【図 2 0】第 8 実施例の縮小処理部構成図

【図 2 1】第 8 実施例の副走査方向 5 0 % 縮小で間引かれるラインのタイミングチャート図

【図 2 2】第 8 実施例の副走査方向 5 0 % 縮小で間引かれないラインのタイミングチャート図

【図 2 3】F I F O メモリへの判定結果のアクセスタイミングチャート図

【図 2 4】副走査方向縮小なしの場合のタイミングチャート図

【図 2 5】第 8 実施例の主走査方向 5 0 % 縮小のタイミングチャート図

【図 2 6】主走査方向縮小なしの場合のタイミングチャート図

【図 2 7】第 9 実施例の構成図

【図 2 8】第 9 実施例の縮小処理部構成図

【図 2 9】第 9 実施例の副走査方向 5 0 % 縮小で間引かれるラインのタイミングチャート図

【図 3 0】第 9 実施例の副走査方向 5 0 % 縮小で間引かれないラインのタイミングチャート図

【図 3 1】第 9 実施例の主走査方向 5 0 % 縮小のタイミングチャート図

【図 3 2】( a ) ~ ( q ) ディザ法による擬似中間調表現の例を示す図

【図 3 3】( a ) 文字画像の例を示す図

( b ) 写真画像の例を示す図

( c ) 文字画像の 4 × 4 の参照エリアのパターンを示す図

( d ) 写真画像の 4 × 4 の参照エリアのパターンを示す図

( e ) 文字画像の 4 × 8 の参照エリアのパターンを示す図

( f ) 写真画像の 4 × 8 の参照エリアのパターンを示す図

【図 3 4】孤立点除去方式の一例を示す図

【符号の説明】

1, 4 記憶部

2 補正テーブル部

3 領域判定部

5 記録部

6 制御部

8 画像データ入力用端子

9 クロック出力用端子

a 非相関信号

b 判別信号

2 1, 2 2 カウンタ

2 3 ラッチ回路

3 1 レジスタ

3 2 加算器

3 3 比較器

4 1, 5 1 記憶部

4 2, 5 2 領域判定部

4 3, 5 3 孤立画素検出部

4 6, 5 6 記録部

4 7, 5 7 主制御部

4 2 2, 5 2 2 カウンタ

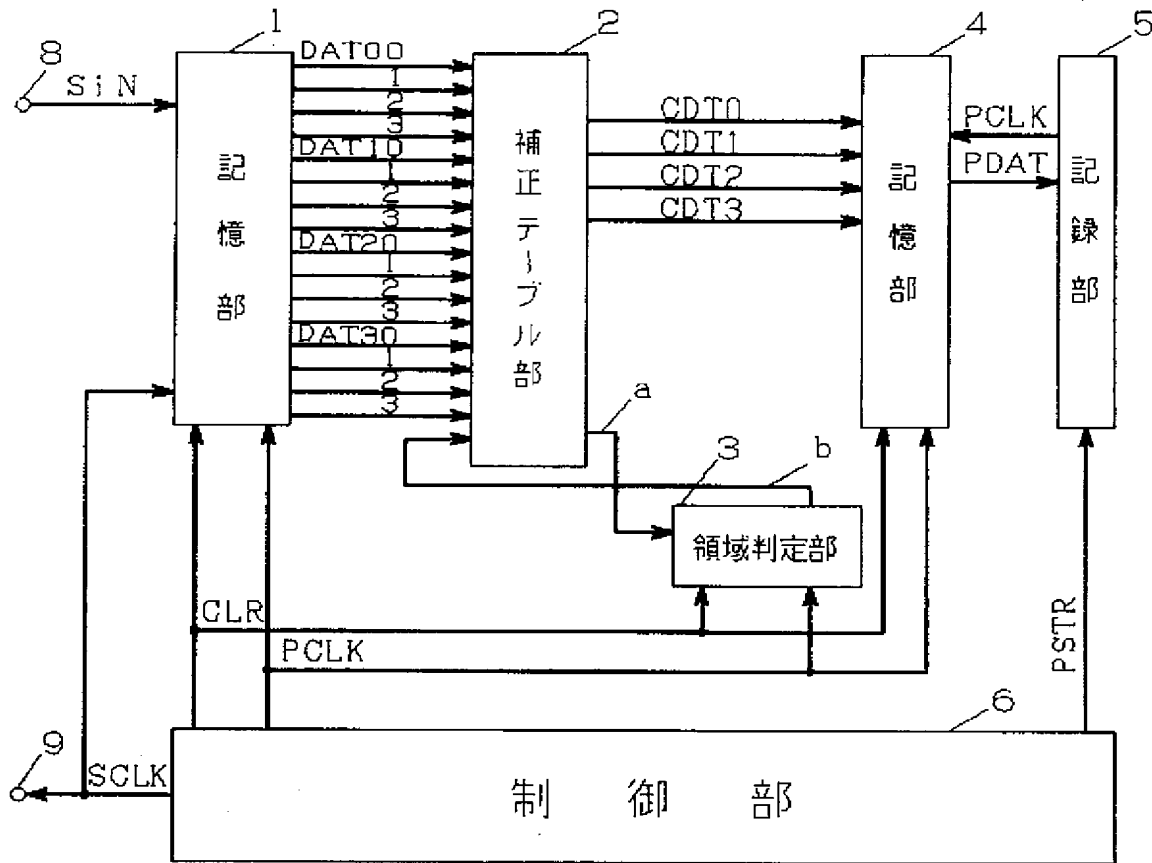
4 2 3, 5 2 3 比較器

4 2 4, 5 2 5 ラッチ回路

4 2 6, 5 2 6 加算器  
6 0, 6 2 縮小処理部  
6 1 F I F Oメモリ

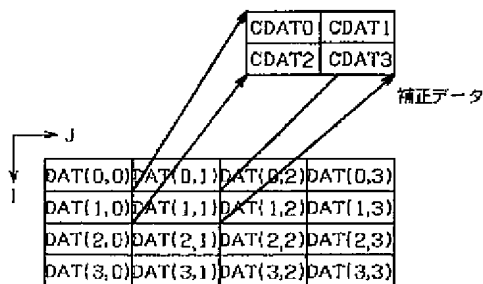
6 0 1 セレクタ  
6 0 2 主走査縮小制御部  
6 0 3 副走査縮小制御部

【図1】



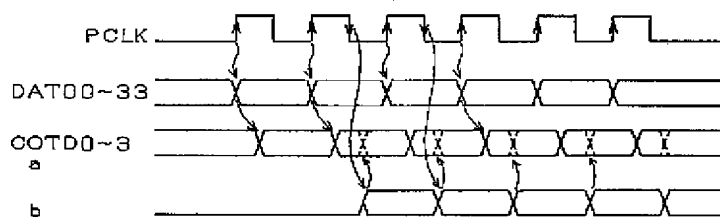
【図2】

注目画素: DAT(1, 1)

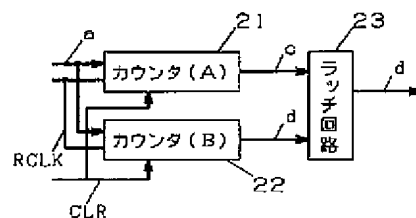


4×4マトリクス 参照画素 相関演算時の配列

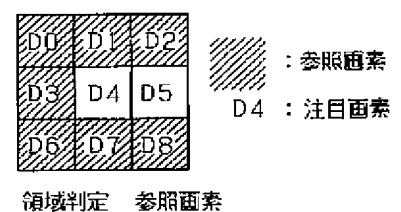
【図3】



【図7】

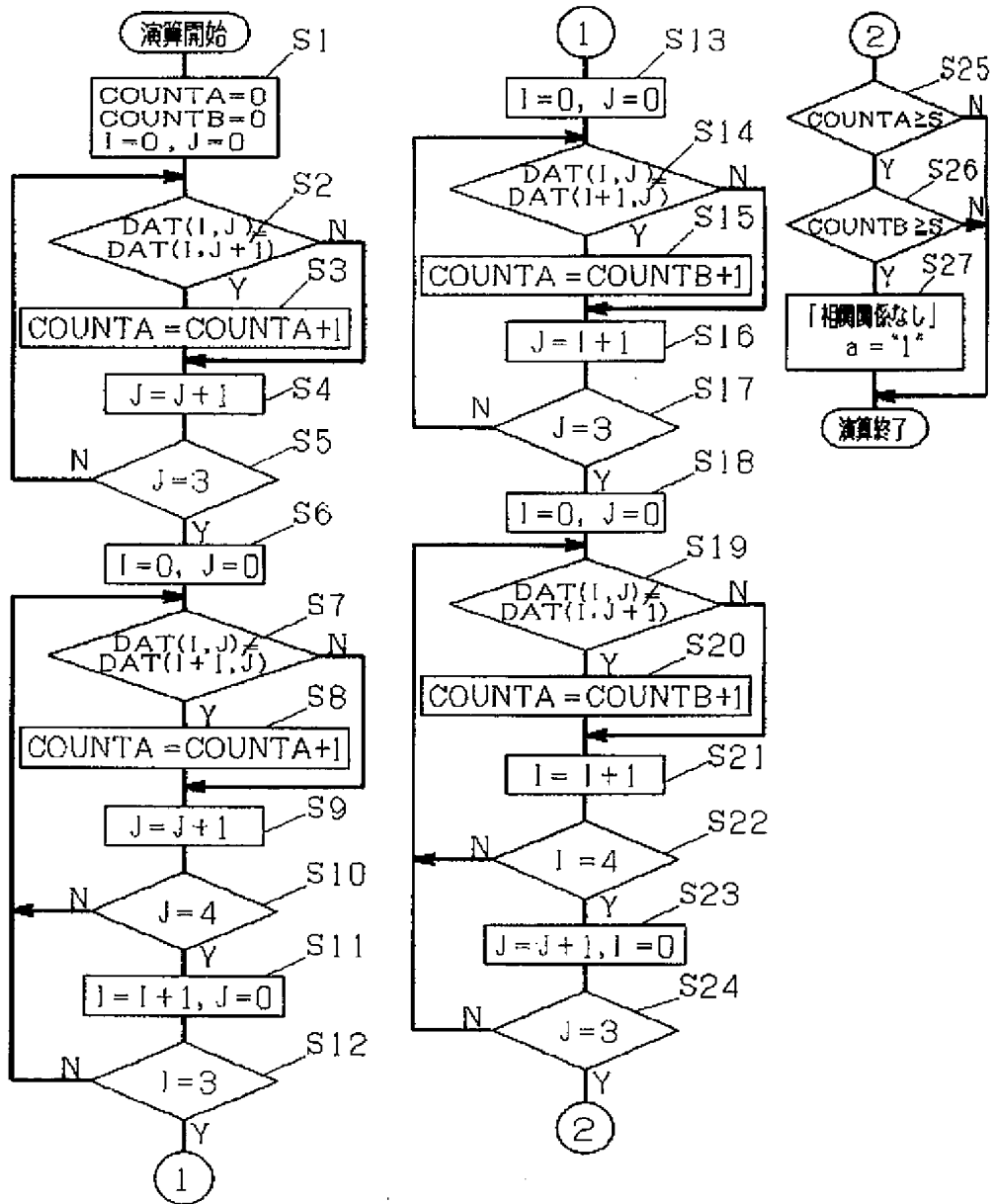


【図11】

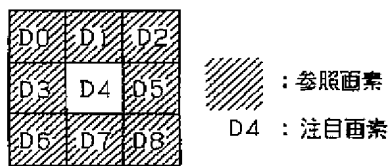




【図4】

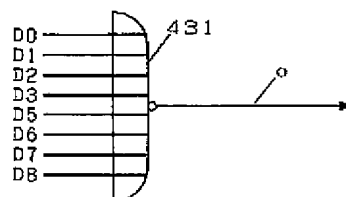


【図12】

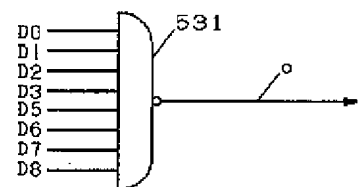


独立要素検出 参照要素

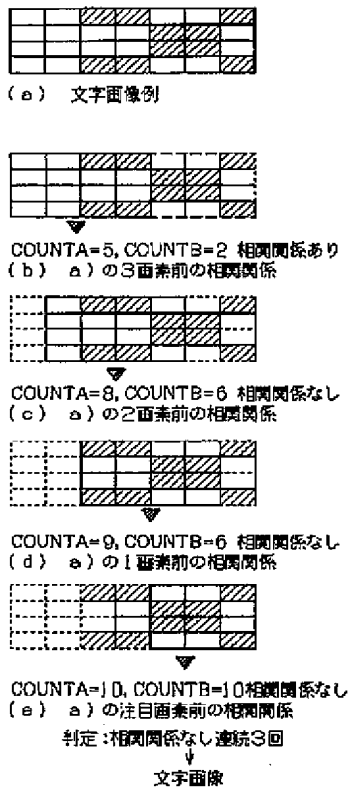
【図13】



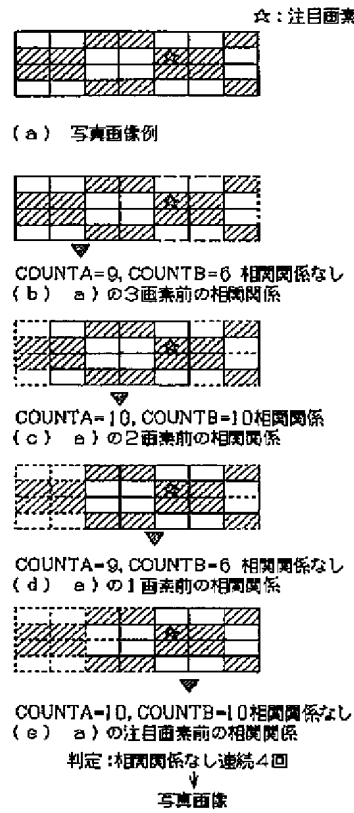
【図17】



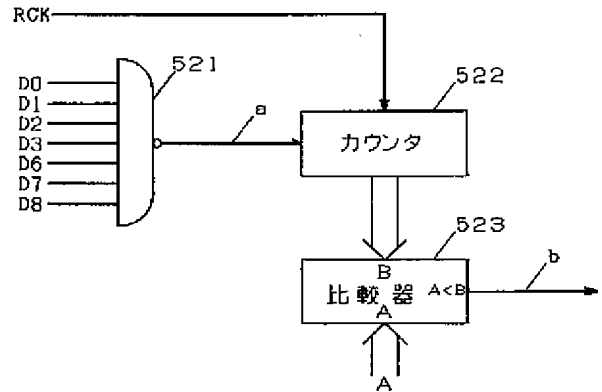
【図5】



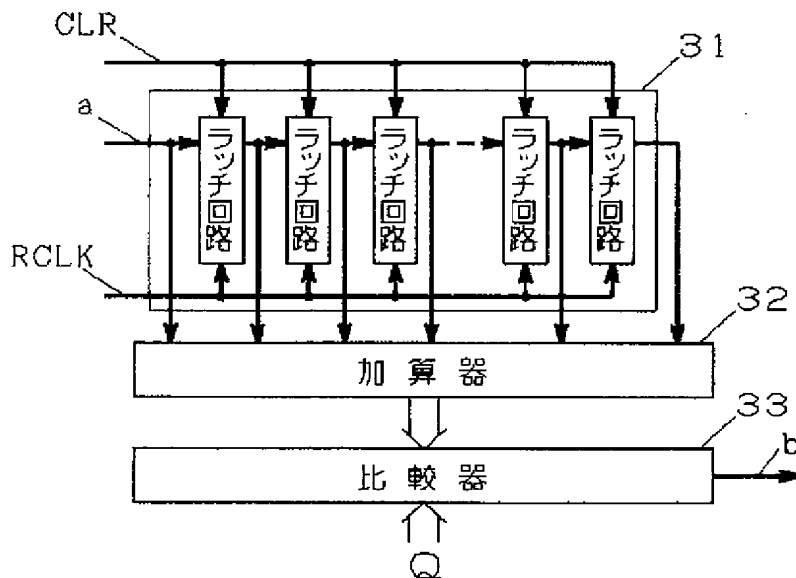
【図6】



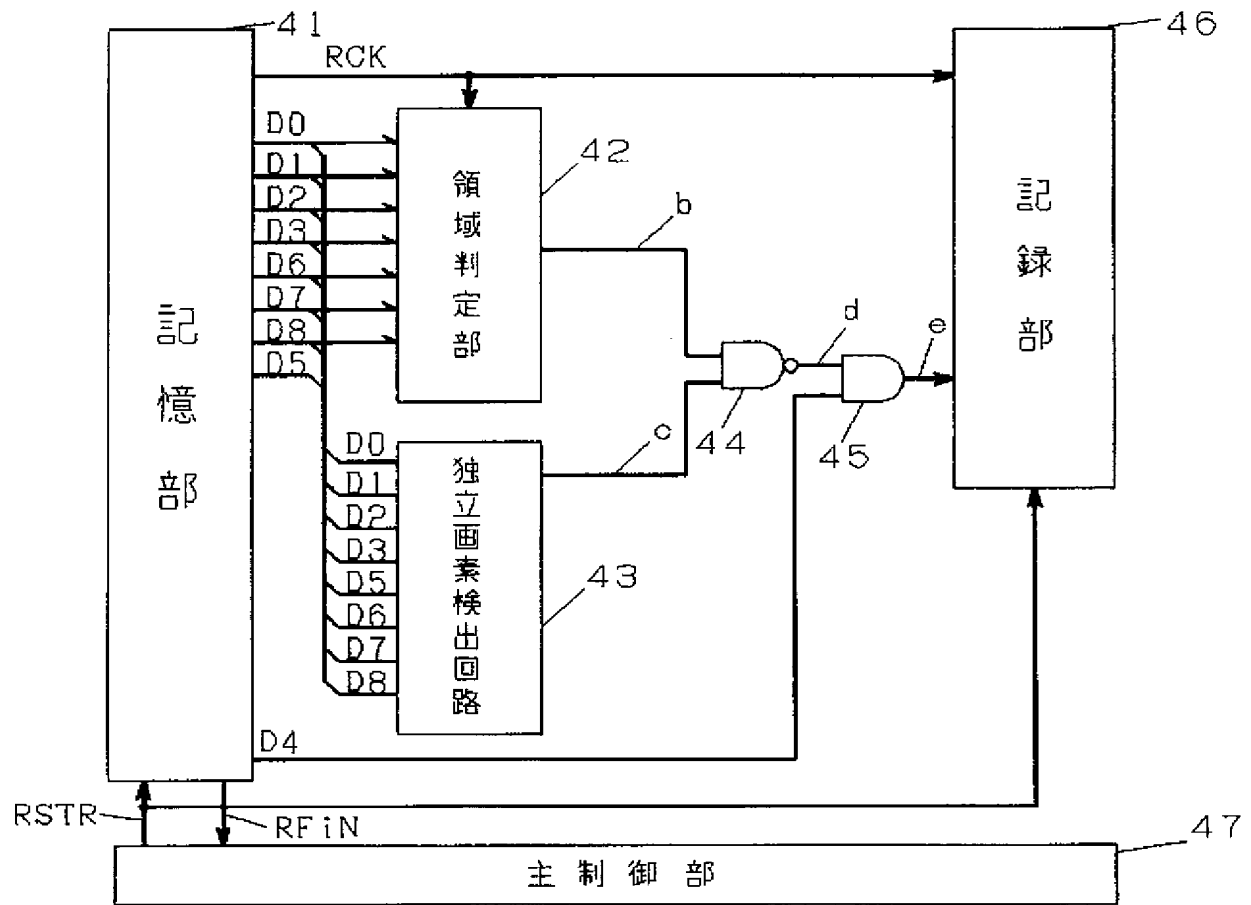
【図16】



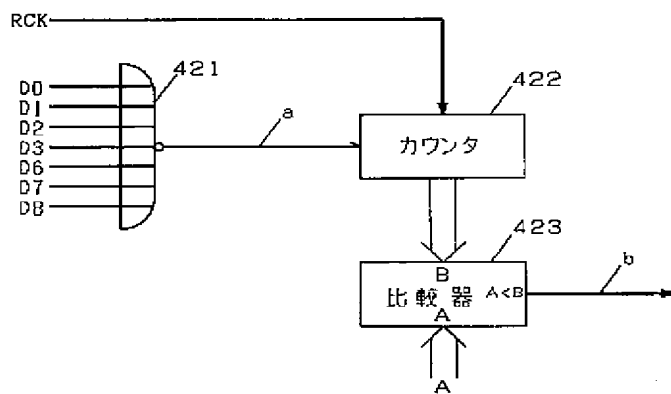
【図8】



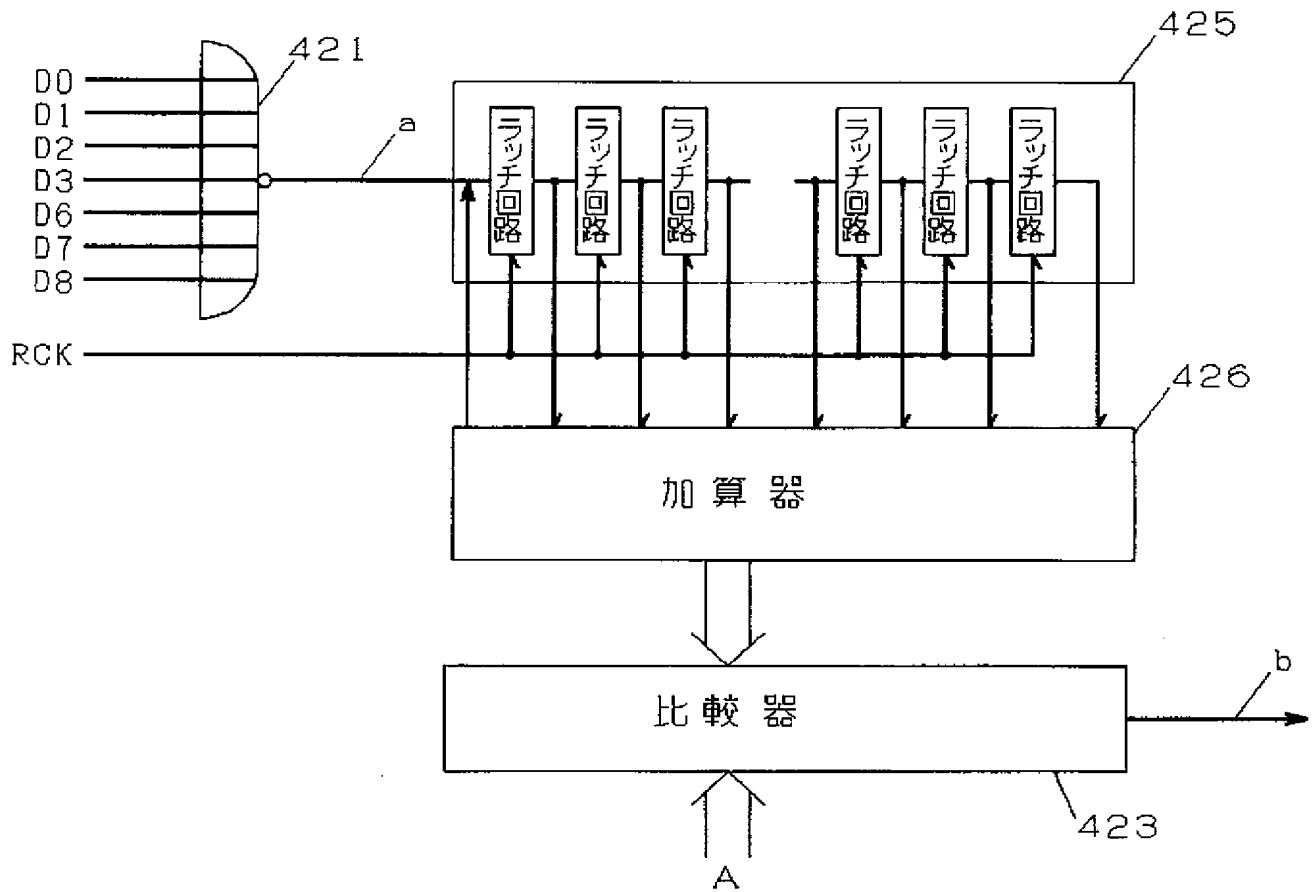
【図9】



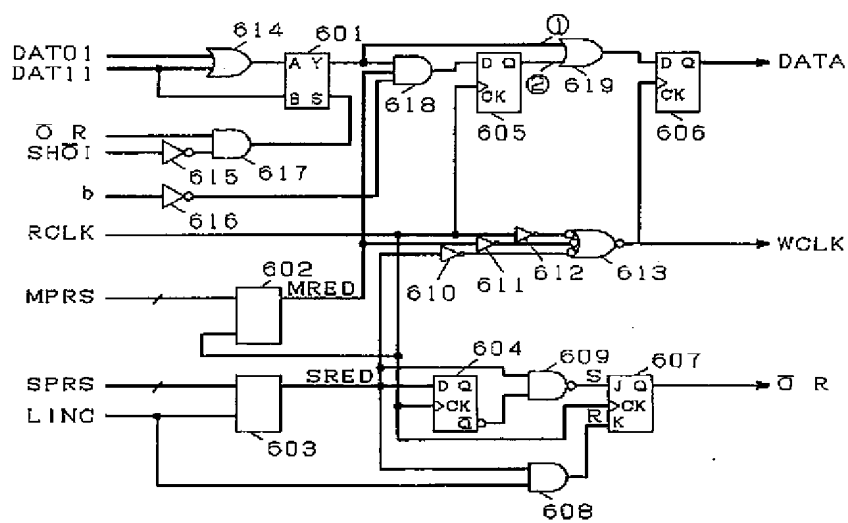
【図10】



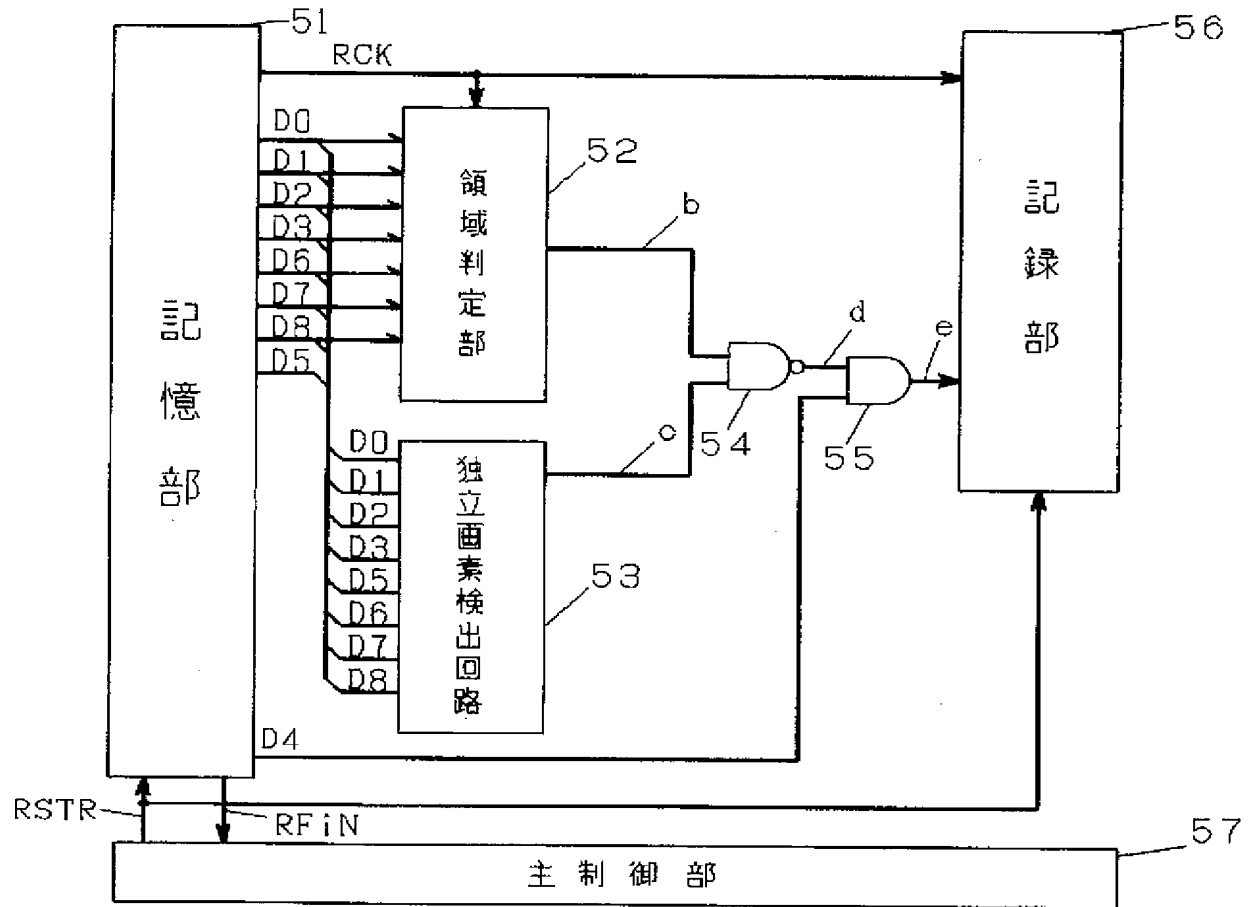
【图 1-4】



【図 20】



【図15】



【図21】

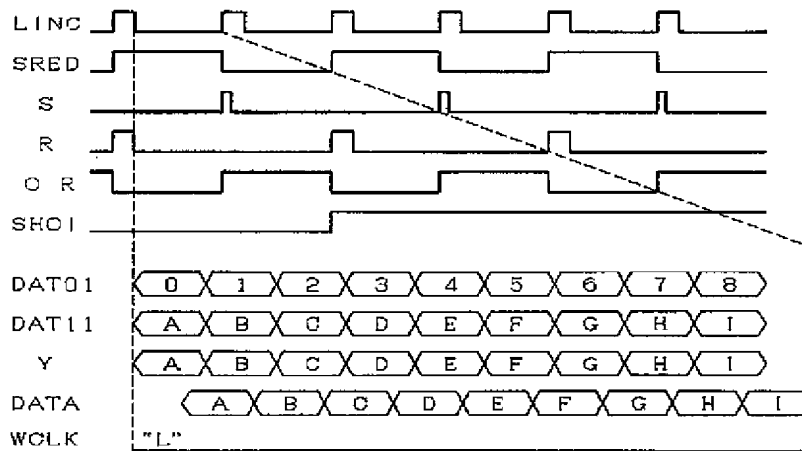
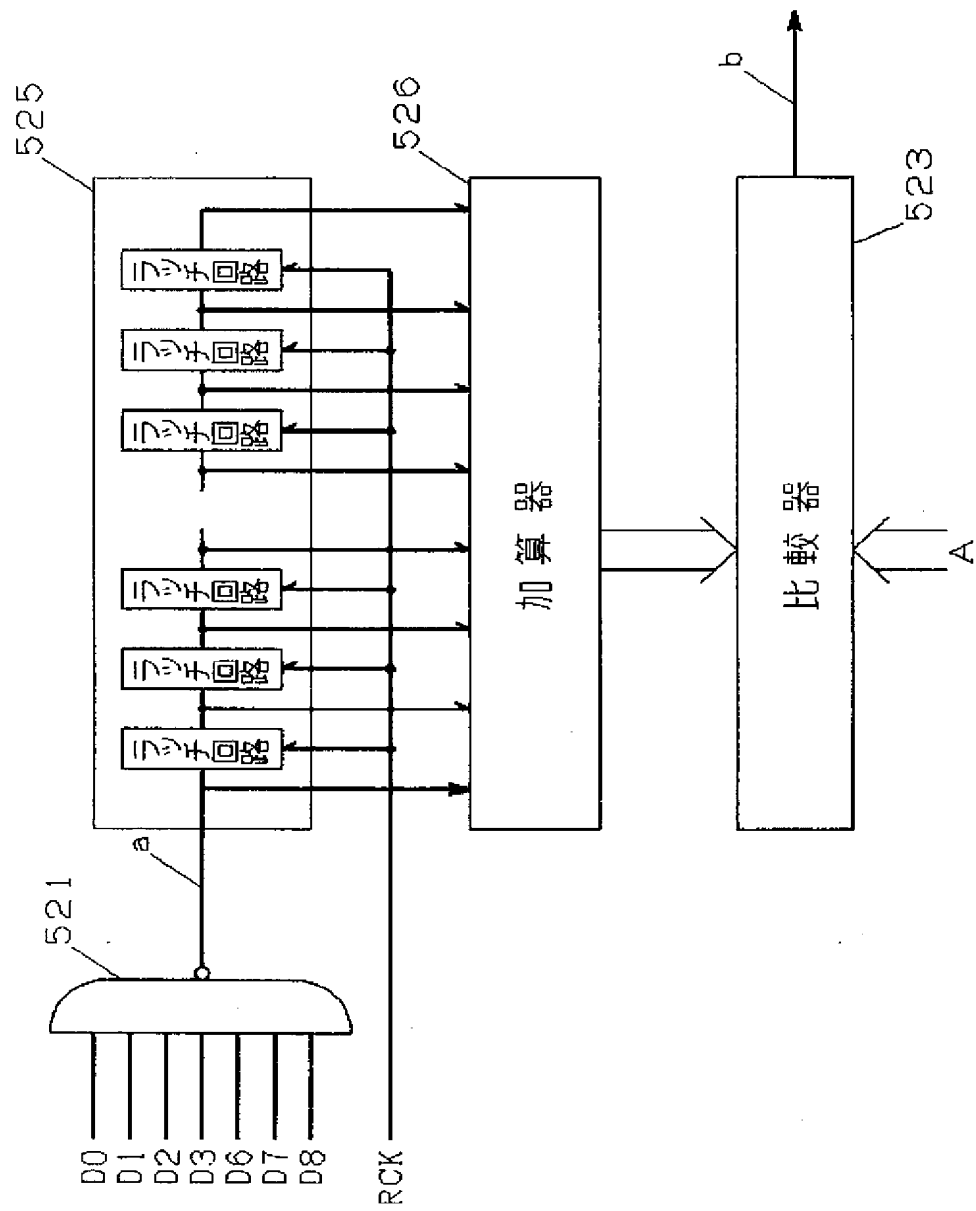
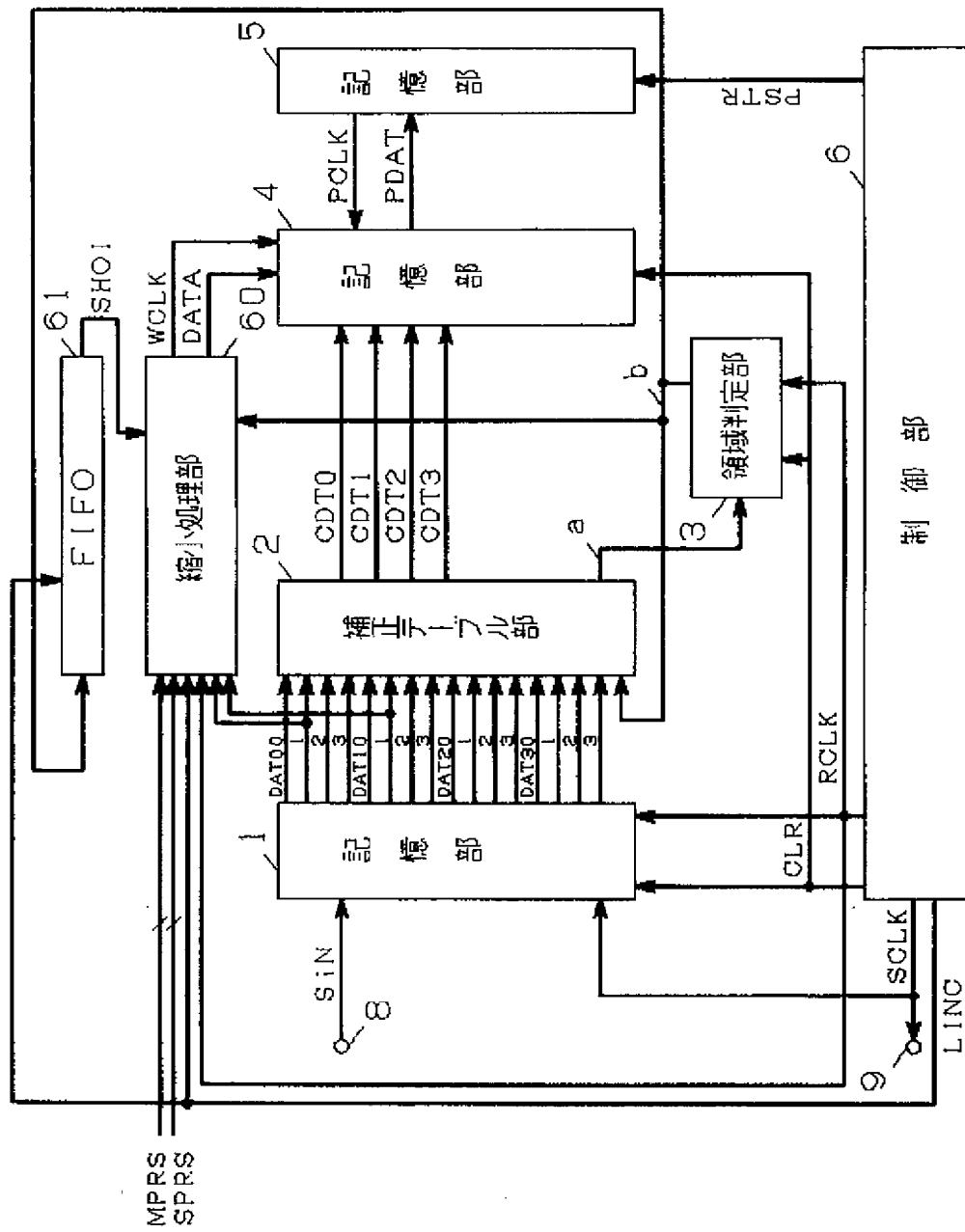


図21は50%縮小

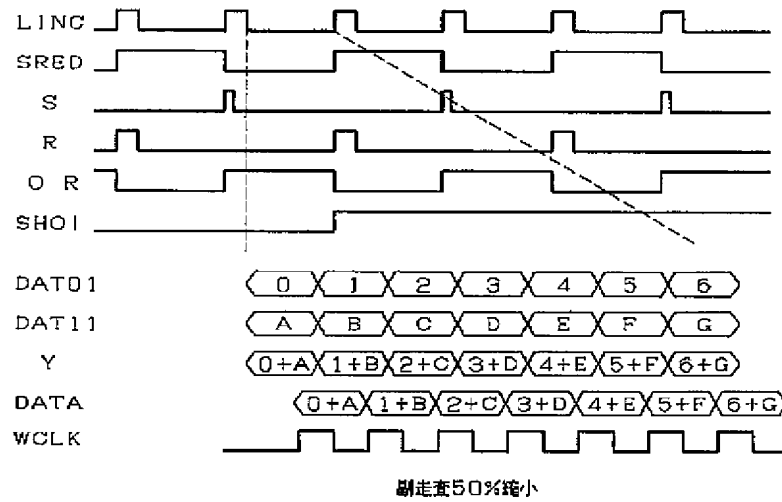
【図18】



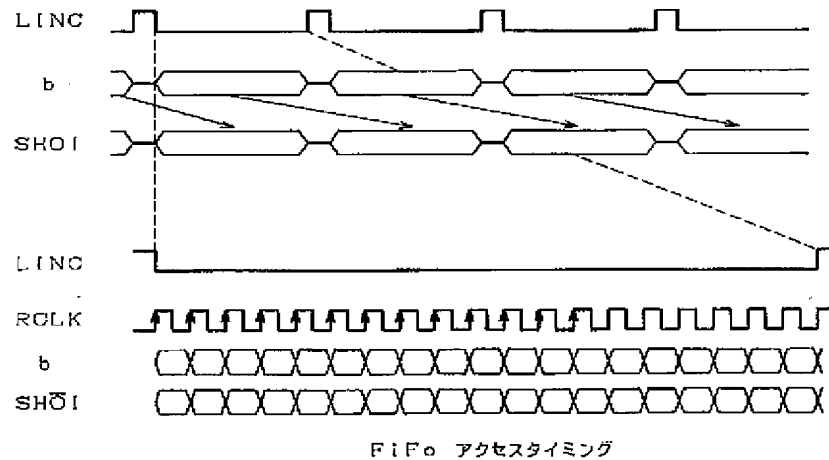
【図19】



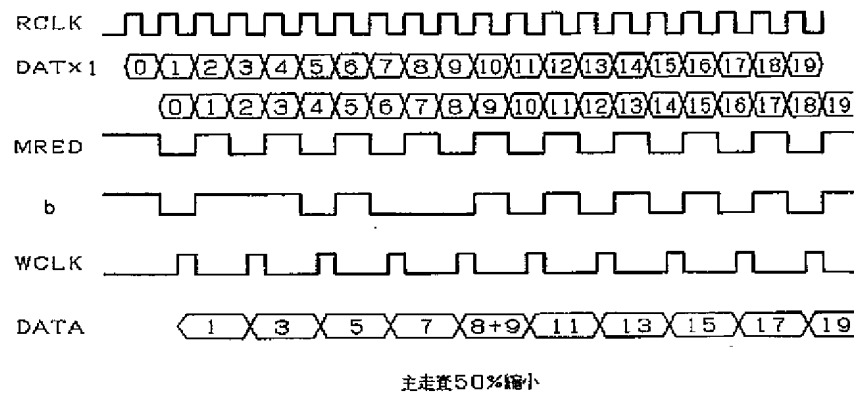
【図22】



【図23】

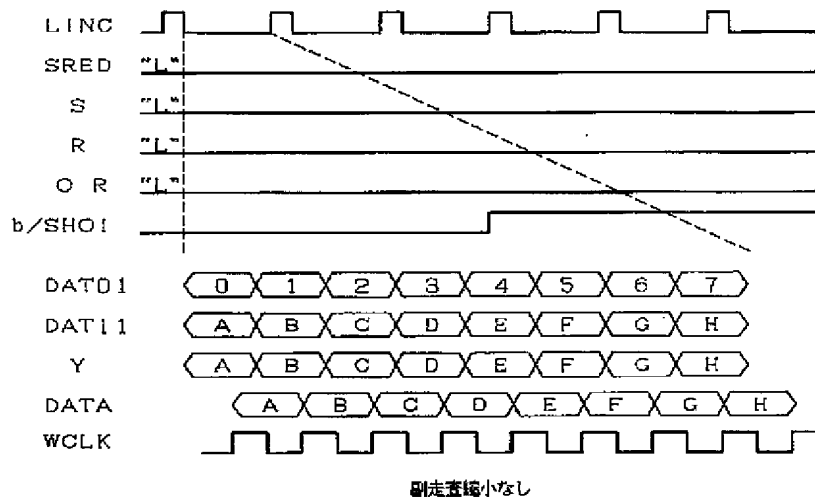


【図25】

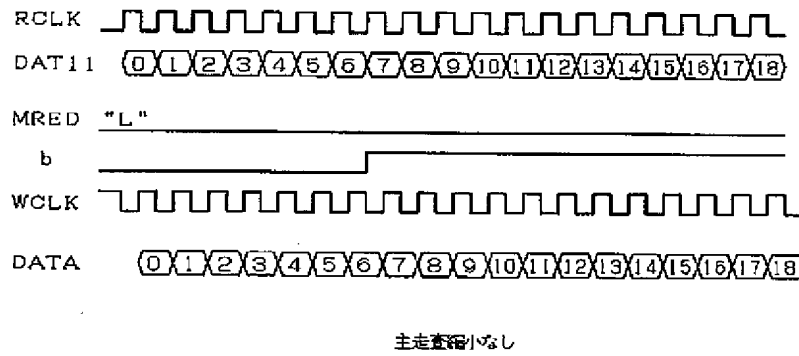




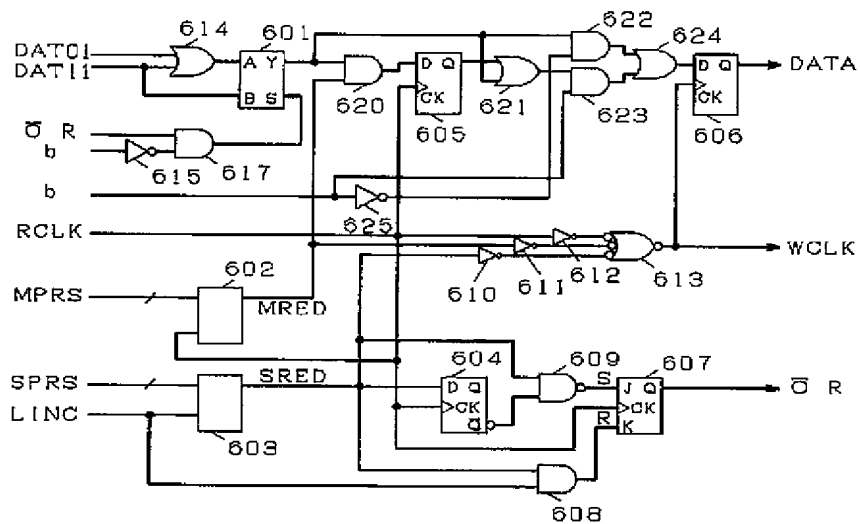
【図24】



【図26】

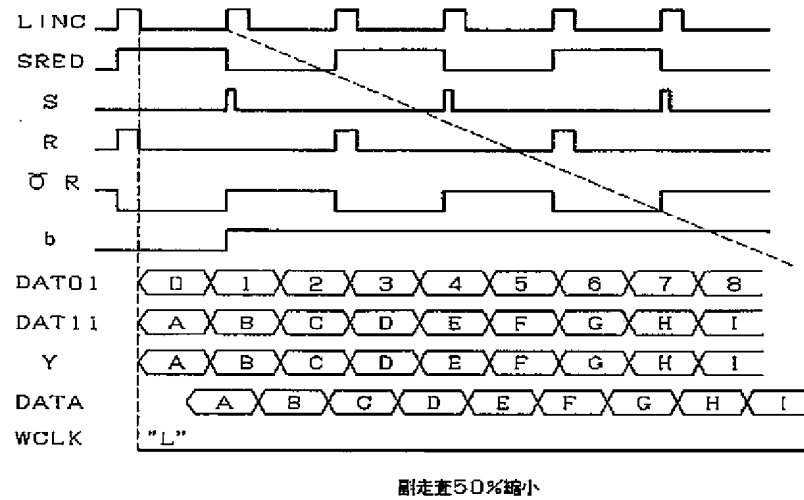


【図28】

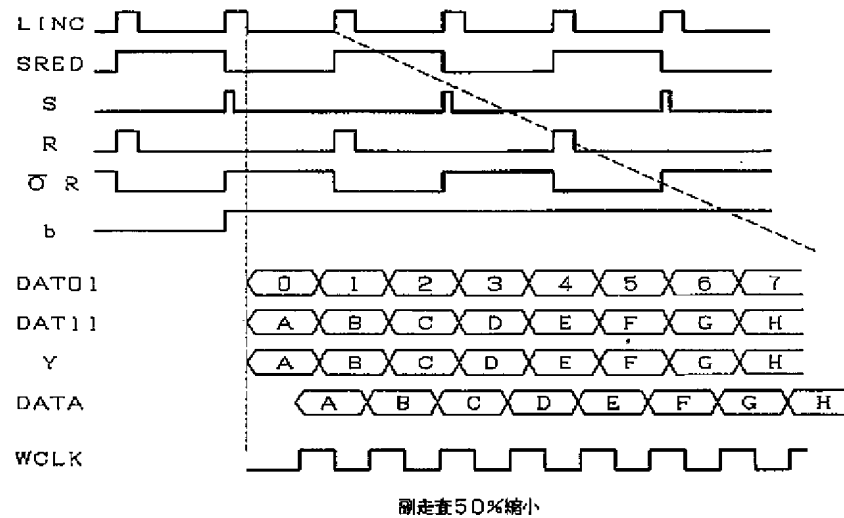




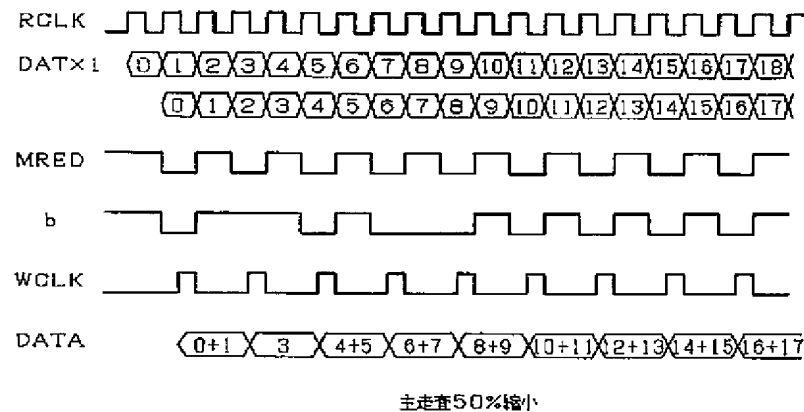
【図29】



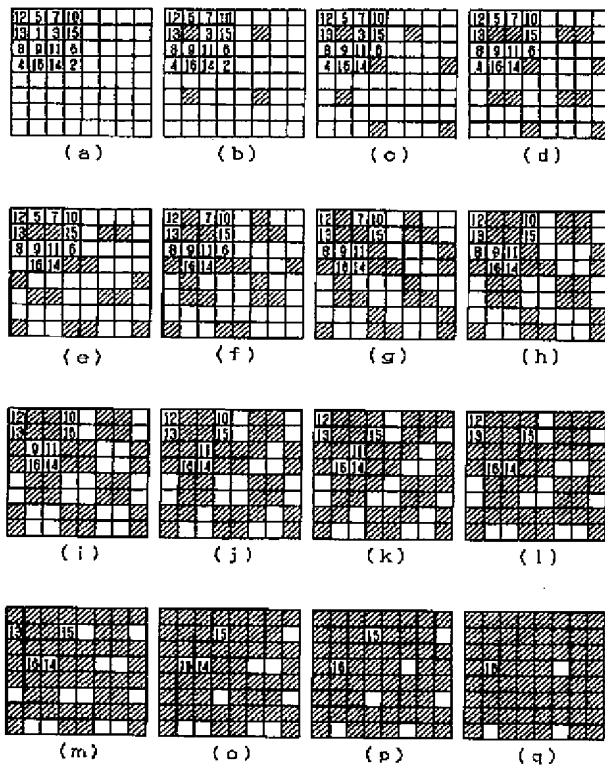
【図30】



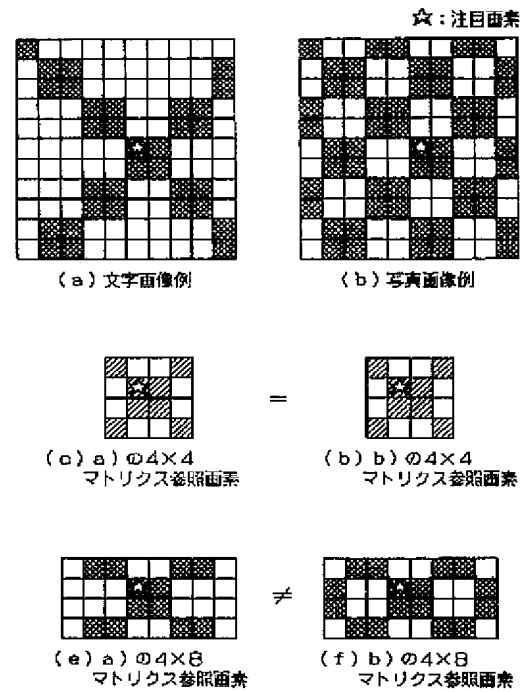
【図31】



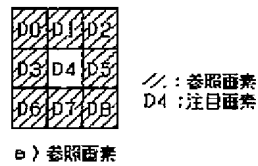
【図32】



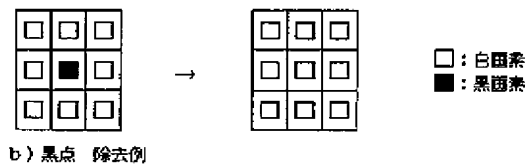
【図33】



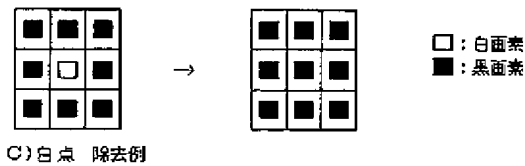
【図34】



e) 参照画素



b) 黒点 除去例



c) 白点 除去例

従来の孤立点除去方式